

# 108 年 四技二專

統一入學測驗

## 電機與電子群資電類專業科目(二)

(本試題答案係統一入學測驗中心 108 年 5 月 16 日公布之參考答案)

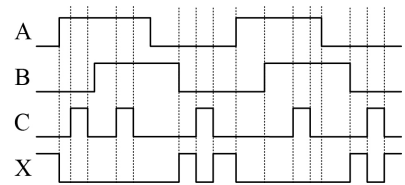
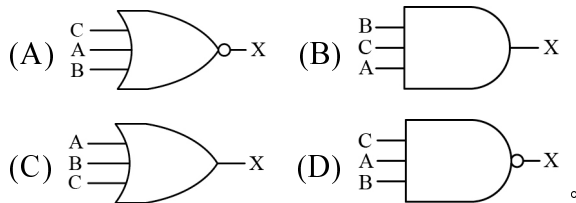
### 第一部分：數位邏輯

\_\_\_\_\_ 1. 十六進制數值  $1C9_{(16)}$ ，其加三碼(Excess-3 Code)為下列何者？

- (A)  $011110001010_{(XS-3)}$  (B)  $110001110011_{(XS-3)}$   
 (C)  $010001111100_{(XS-3)}$  (D)  $010011111100_{(XS-3)}$ 。

數字系統

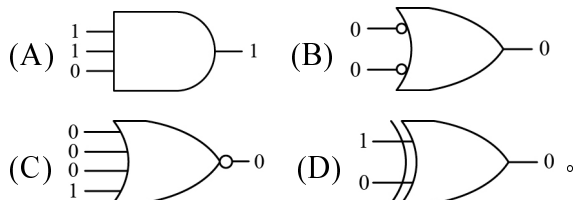
\_\_\_\_\_ 2. 時序圖(一)中 ABC 為輸入邏輯信號，X 為經一邏輯閘運算後的輸出，則該邏輯閘應為下列何者？



圖(一)

基本邏輯閘

\_\_\_\_\_ 3. 請從下列邏輯閘的輸入和輸出邏輯值關係圖中，判斷下列哪個邏輯閘運算正常？



基本邏輯閘

\_\_\_\_\_ 4. 布林代數表示式  $AB + (\bar{A} + \bar{B})C + AB$  簡化後結果為下列何者？

- (A)  $AB$  (B)  $AB + \bar{C}$  (C)  $\bar{A}\bar{B} + C$  (D)  $AB + C$ 。

布林代數及第摩根定理

\_\_\_\_\_ 5. 布林代數表示式  $\overline{A + \overline{BC}} + \overline{CD + \overline{BC}} = X$ ，下列何者為其積之和(SOP)的最簡式？

- (A)  $X = A\bar{B} + CD$  (B)  $X = A\bar{B}C + CD$   
 (C)  $X = \bar{A}BC + D$  (D)  $X = \bar{A}B + BC$ 。

布林代數及第摩根定理

\_\_\_\_\_ 6. 布林代數表示式  $A + BC$ ，若再使用卡諾圖簡化，可表示為下列何者？

- (A)  $BC + \bar{A}$  (B)  $CB + A$  (C)  $\bar{B}C + A$  (D)  $\bar{B}\bar{C} + \bar{A}$ 。

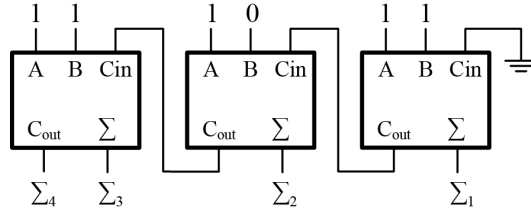
布林函數化簡



1.(A) 2.(A) 3.(C) 4.(D) 5.(D) 6.(B)

7. 並列加法器電路及其輸入邏輯值如圖(二)，經一段運算時間後其輸出  $\Sigma_4 \Sigma_3 \Sigma_2 \Sigma_1$  結果應為下列何者？

- (A)  $\Sigma_4 \Sigma_3 \Sigma_2 \Sigma_1 = 1110$
- (B)  $\Sigma_4 \Sigma_3 \Sigma_2 \Sigma_1 = 1010$
- (C)  $\Sigma_4 \Sigma_3 \Sigma_2 \Sigma_1 = 1100$
- (D)  $\Sigma_4 \Sigma_3 \Sigma_2 \Sigma_1 = 1000$ 。

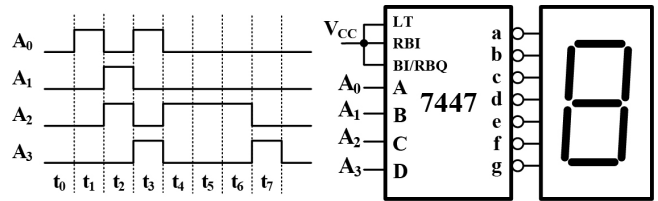


圖(二)

**組合邏輯電路之設計及應用**

8. 圖(三)為已接受電源的 IC 7447 七段顯示解碼器電路，輸入信號  $A_0 A_1 A_2 A_3$  時序如圖(三)左側波形，於時間  $t_0 t_1 t_2 t_3 t_4 t_5 t_6 t_7$  該七段顯示器顯示的數字分別對應為  $S_0 S_1 S_2 S_3 S_4 S_5 S_6 S_7$ ，則  $S_0$  至  $S_7$  應為下列何者？

- (A) 8 8 8 8 8 8 8 8
- (B) 0 0 0 0 0 0 0 0
- (C) 0 1 6 9 4 4 4 8
- (D) 0 8 6 9 2 2 2 1。

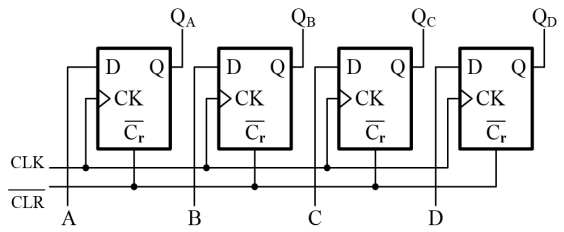


圖(三)

**組合邏輯電路之設計及應用**

9. 圖(四)電路屬於下列何種類型的暫存器？

- (A) 串列輸入串列輸出(SISO)
- (B) 串列輸入並列輸出(SIPO)
- (C) 並列輸入並列輸出(PIPO)
- (D) 並列輸入串列輸出(PISO)。



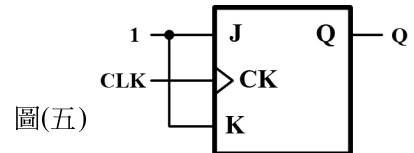
圖(四)

**循序邏輯電路之設計及應用**

10. 圖(五)為邊緣觸發 JK 正反器，當 CLK 輸入適當準位之 10 kHz 方波，則輸出 Q 信號應為下列何者？

- (A) 一直為邏輯 1
- (B) 一直為邏輯 0
- (C) 10kHz 方波
- (D) 5kHz 方波。

**正反器**



圖(五)

11. 下列有關組合邏輯電路之敘述何者錯誤？

- (A) 解多工器(Demultiplexer)可利用解碼器(Decoder)來實現
- (B) 解多工器(Demultiplexer)又稱為資料分配器(Data Distributor)
- (C) 若編碼器(Encoder)有  $m$  條輸入線與  $n$  條輸出線，則該編碼器可稱為  $m$  對  $n$  編碼器，其中  $m \geq 2^n$
- (D) 多工器(Multiplexer)可由數個輸入線中選擇一組輸入信號傳送至輸出端，又稱為資料選擇器(Data Selector)。

**組合邏輯電路之設計及應用**



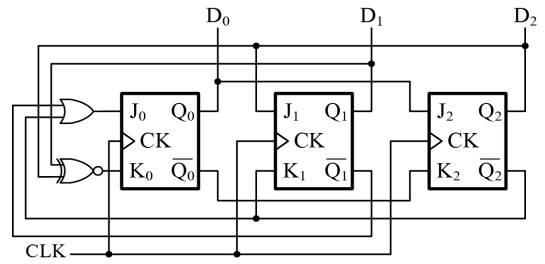
7.(C) 8.(送分) 9.(C) 10.(D) 11.(C)

12. 圖(六)電路為使用 JK 正反器組成之計數器，若  $D_2D_1D_0$  的初始狀態為 001 且 CLK 適當觸發，則輸出序列( $D_2D_1D_0$ )以十進制數值表示為下列何者？

- (A) 1→4→3→5→7→6→...
- (B) 1→3→5→7→4→2→...
- (C) 1→6→7→5→2→4→...
- (D) 1→5→3→6→2→7→...

循序邏輯電路之設計及應用

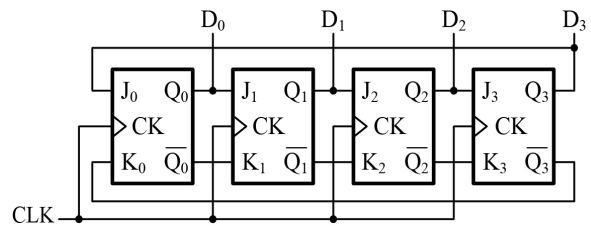
圖(六)



13. 圖(七)為一循序邏輯電路，關於其功能敘述，下列何者正確？

- (A) 此電路屬於偶數模強森計數器(Johnson Counter)
- (B) 此電路屬於奇數模強森計數器(Johnson Counter)
- (C) 此電路可能輸出的  $D_0D_1D_2D_3$  序列為 0001→0011→0111
- (D) 此電路可能輸出的  $D_0D_1D_2D_3$  序列為 1000→0100→0010。

循序邏輯電路之設計及應用



圖(七)

## 第二部分：數位邏輯實習

1. 下列對於數位 TTL 與 CMOS IC 的敘述，何者正確？

- (A) 在相同的+5V 電源供應下 CMOS 會比 TTL 的雜訊邊限(Noise Margin)大
- (B) 標準 TTL 與 CMOS IC 的工作電壓範圍為+3V 至+18V
- (C) CMOS 電路為雙極性電晶體組合而成故電路具高輸入阻抗
- (D) 一般單極性 TTL 邏輯族比雙極性 CMOS 邏輯族的工作速度快。

基本邏輯閘實驗

2. 火災分類依據燃燒物性質可分四類，對於火災分類的說明，下列何者錯誤？

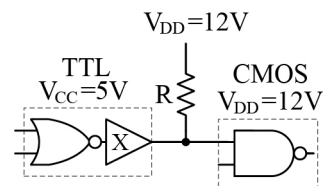
- (A) A 類火災又稱普通火災，它是由可燃性紙張、油脂塗料等引起的火災
- (B) 金屬火災用特種乾粉式滅火器撲滅
- (C) D 類火災又稱金屬火災
- (D) 由可燃性液體如酒精所致的火災為 B 類火災。

工場安全及衛生

3. 如圖(八)之電路中 5V 電壓之 TTL NOR 閘欲推動 12V 電壓 CMOS NAND 閘，在電路中電阻 R 已適當選用下，此時兩邏輯閘之間的緩衝器 X 最合適採用哪一種類型？

- (A) 開基極緩衝器 (B) 開集極緩衝器
- (C) 開源極緩衝器 (D) 開閘極緩衝器。

基本邏輯閘實驗

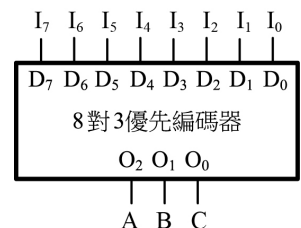


圖(八)

4. 小美在麵包板上實驗一個 TTL 8 對 3 優先編碼器如圖(九)，並以單蕊線透過麵包板接到該優先編碼器，結果發現  $I_0$  至  $I_7$  不論輸入是 0 或 1，ABC 輸出均為 111，其最有可能的原因為何？

- (A)  $I_0$  腳空接 (B)  $I_0$ 、 $I_1$  兩腳短路
- (C)  $I_0$ 、 $I_7$  腳空接 (D)  $I_0$ 、 $I_3$  腳空接。

組合邏輯電路應用實驗



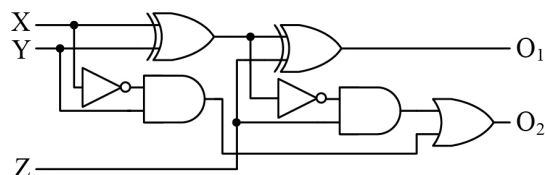
圖(九)



12.(A) 13.(D)

1.(A) 2.(A) 3.(B) 4.(C)

- \_\_\_\_\_ 5. 示波器在觸發部份(TRIGGER)有一個 LEVEL 旋鈕，對它功能的敘述，下列何者正確？
- (A) 控制輸入觸發信號的阻抗  
(B) 控制輸入信號垂直電壓範圍  
(C) 控制水平時基線與輸入信號的同步  
(D) 控制輸入觸發信號頻寬。
- 邏輯實驗儀器之使用
- \_\_\_\_\_ 6. 邏輯電路實驗時，為了確保所接的電路功能正常並能正確量測到結果，下列做法何者錯誤？
- (A) 先以三用電錶檢查所使用到的被動元件  
(B) 依據相關使用手冊調校儀器  
(C) 仔細比對電路圖與接線  
(D) 先使用 IC 測試器將 IC 功能修復。
- 邏輯實驗儀器之使用
- \_\_\_\_\_ 7. 某邏輯實驗需將兩個 TTL IC 的輸出腳連接在一起成為一個輸出端，下列做法何者正確？
- (A) 採用具開集極輸入端 IC，並在其輸出端接提升電阻  
(B) 採用具開集極輸出端 IC，並在其輸出端接提升電阻  
(C) 採用具開集極輸出端 IC，並在其輸入端接提升電阻  
(D) 採用具開集極輸入端 IC，並在其輸入端接提升電阻。
- 基本邏輯閘實驗
- \_\_\_\_\_ 8. 邏輯實驗連接多顆 IC 時，需注意到 IC 輸出端的驅動能力。而 IC 輸出端能驅動下一級同型邏輯閘的最多輸入端數稱為下列何者？
- (A) 疊接(Cascode)數 (B) 扇出(Fan-out)數  
(C) 串級(Cascade)數 (D) 扇入(Fan-in)數。
- 基本邏輯閘實驗
- \_\_\_\_\_ 9. 一般邏輯實驗用的函數波信號產生器(Function Generator)有一 AMPLITUDE 旋鈕，其功能為下列何者？
- (A) 設定輸出信號之相位 (B) 設定輸出信號振幅  
(C) 設定輸出信號的工作週期 (D) 設定輸出阻抗大小。
- 邏輯實驗儀器之使用
- \_\_\_\_\_ 10. 關於數位 CMOS IC 未使用到的輸入腳，下列處置方式何者最佳？
- (A) 將其連接到 IC 中已使用的輸出腳  
(B) 將其連接到 IC 中未使用的輸出腳  
(C) 依電路邏輯需要接到電源端或接地端  
(D) 一律接到電源端。
- 基本邏輯閘實驗
- \_\_\_\_\_ 11. 如圖(十)電路之功能為下列何者？
- (A) 全加器  
(B) 全減器  
(C) 主從式正緣觸發 D 型正反器  
(D) 主從式正緣觸發 RS 正反器。



圖(十)

加法器及減法器實驗

A

5.(C) 6.(D) 7.(B) 8.(B) 9.(B) 10.(C) 11.(B)

12. 承上題，已先測得圖(十)中所用到的 XOR, OR, AND, NOT 閘傳輸延遲分別為 25 ns, 8 ns, 8 ns, 5 ns，若在時間  $t = 0$  的時候，X, Y, Z 同時輸入理想邏輯信號，則至少要多久時間後，同時去提取  $O_1, O_2$  的值才能得到電路完整運算結果？  
(A) 40 ns (B) 46 ns (C) 50 ns (D) 55 ns。

加法器及減法器實驗

### 第三部分：電子學實習

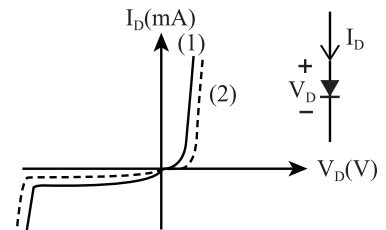
1. 一雙極性接面電晶體操作在工作區(Active Region)時，若其集極(Collector)電流 = 5.95mA，射極(Emitter)電流 = 6.0mA，請問電流增益( $\beta$ )為多少？ (A)99 (B)109 (C)119 (D)129。

雙極性接面電晶體之特性實驗

2. 有關雙極性接面電晶體放大器的敘述，下列何者正確？ (A)共基極放大器電流增益大約為 1 (B)共集極放大器輸入電壓信號與輸出電壓信號反相 (C)共集極放大器實驗時，即使將電晶體的射極與集極接反了，整體電路特性仍然不變 (D)共射極放大器可用來放大電壓信號，並有低輸出阻抗的特性。

電晶體放大電路實驗

3. 小明做二極體特性實驗時，量測並繪得二條 I-V 曲線，如圖(十一)所示之實線與虛線，則下列敘述何者錯誤？



圖(十一)

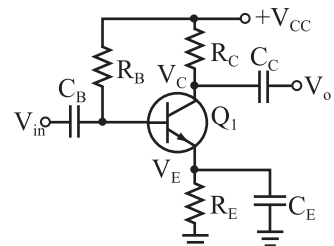
- (A)逆向偏壓時，曲線中斜率較大的部分其內阻較大 (B)若分別是矽與鍺二極體的量測，則曲線(1)是鍺二極體 (C)順向偏壓時，曲線中斜率較大的部分其內阻較小 (D)若是同一矽二極體在不同工作溫度下的量測，則曲線(1)比曲線(2)溫度高

二極體之特性及應用電路實驗

4. 實驗中一增強型 MOSFET 操作在飽和區，閘-源極電壓( $V_{GS}$ )與臨界電壓( $V_T$ )之差為 1V 時，汲極電流為 2mA。若改變  $V_{GS}$  電壓與  $V_T$  之差為 1.2V，而 MOSFET 仍操作在飽和區，則此時的汲極電流變為多少？ (A)2mA (B)2.4mA (C)2.88mA (D)3.46mA。

場效電晶體之特性實驗

5. 如圖(十二)電路，已知雙極性接面電晶體操作在工作區(Active Region)，下列敘述何者錯誤？



圖(十二)

- (A)電容  $C_C$  主要作為穩壓用途，使  $V_C$  保持不變 (B)此電路為共射極(Common Emitter)放大器 (C)電阻  $R_E$  具有可穩定電路的負回授效果 (D)當溫度升高時，集極-射極間電壓  $V_{CE}$  下降。

串級放大電路實驗

6. 有關串級放大器實驗，下列敘述何者錯誤？ (A)串級放大器可用來達到較大的電流增益需求 (B)達靈頓電路屬於直接耦合串級放大器 (C)以同一放大器串接成串級放大器，其頻寬依串級數的增加而以固定比例下降 (D)串級放大器可用來達到較大的電壓增益需求。

串級放大電路實驗



12.(C) 1.(C) 2.(A) 3.(A) 4.(C) 5.(A) 6.(C)

7. 下列有關振盪器的敘述何者正確？ (A)RC 相移振盪器不包含負回授的電路架構 (B)石英晶體的壓電效應使石英晶體振盪電路產生振盪，不需滿足巴克豪生準則 (C)方波是由正弦波與偶次諧波所組成，故方波產生器又稱多諧振盪器 (D)弦波振盪器的啟動信號為雜訊所提供。

基本振盪電路實驗

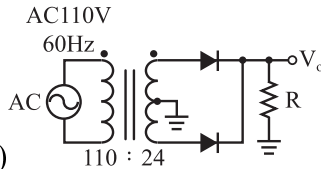
8. 實驗時，使用主級線圈與次級線圈比例為 110 : 24 之變壓器裝配如圖(十三)所示之全波整流電路，若二極體順向導通時兩端的電壓為零。下列選用的二極體之額定峰值逆向電壓(Peak Inverse Voltage)，何者較為適當？

(A)28V

(B)30V

(C)32V

(D)34 V。



圖(十三)

二極體之特性及應用電路實驗

9. 實驗圖(十四)之電路，運算放大器進行線性放大功能，則輸出電壓  $V_o$  與輸入電壓間之表示式，下列何者正確？

(A)  $V_o = -V_1 - V_2 + 3(V_3 + V_4 + V_5) / 4$  (B)  $V_o = -V_1 - V_2 + 2(V_3 + V_4 + V_5)$

(C)  $V_o = -V_1 - V_2 + V_3 + V_4 + V_5$  (D)  $V_o = -V_1 - V_2 + 3(V_3 + V_4 + V_5) / 2$ 。

運算放大器應用電路實驗

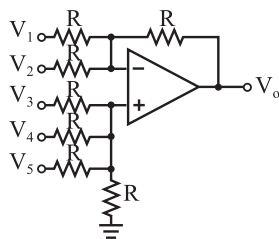
10. 如圖(十五)所示電路中增強型 MOSFET 操作在飽和區，若其轉導  $g_m$  為 5mS，則電路的電壓增益為下列何者？ (A)+10V/V (B)+5V/V (C)-10V/V (D)-5V/V。

場效電晶體放大器電路實驗

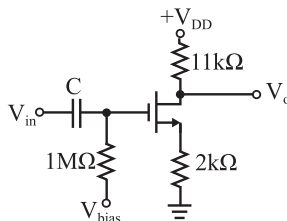
11. 如圖(十六)，放大器 A 的輸出阻抗為 160 歐姆，而喇叭阻抗為 10 歐姆。變壓器一次側與放大器輸出連接，二次側與喇叭連接。若欲達成阻抗匹配，變壓器一次側線圈與二次側線圈之匝數比應為多少？

(A)1 : 16 (B)16 : 1 (C)1 : 4 (D)4 : 1。

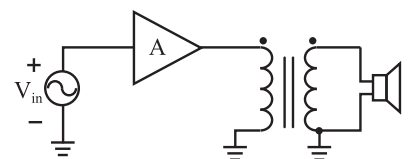
串級放大電路實驗



圖(十四)

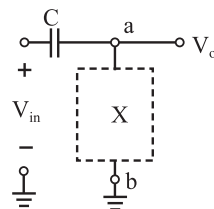
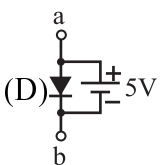
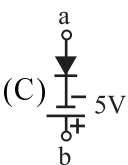
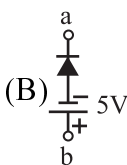
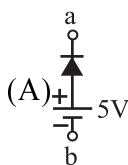


圖(十五)



圖(十六)

12. 小明做如圖(十七)之二極體電路實驗，若二極體為理想二極體。當輸入電壓  $V_{in}$  為介於 +10V 至 -10V 之正弦波時，輸出電壓  $V_o$  之最大值為 15V，最小值為 -5V，則 a、b 節點間電路方塊 X 最可能為下列何者？



圖(十七)

截波及箝位電路實驗



7.(D) 8.(D) 9.(A) 10.(D) 11.(D) 12.(B)



## 第四部分：計算機概論

- \_\_\_\_\_ 1. 小明在某家電子公司擔任工程師設計一顆邏輯 IC，當他要撰寫這個 IC 的資料說明書(Data Sheet) 時，請問他最好使用下列什麼工具進行編輯？  
 (A)SQL(Structured Query Language)      (B)C Compiler  
 (C)Microsoft Word      (D)Assembler。
- \_\_\_\_\_ 2. 下列哪種記憶體元件，通常當做筆記型電腦的輔助記憶體(Auxiliary Memory)？  
 (A)DDR4 SDRAM(Double Data Rate Fourth-generation Synchronous Dynamic Random-access Memory)  
 (B)SSD(Solid-state Drive )  
 (C)SRAM(Static Random- access Memory)  
 (D)Cache。
- \_\_\_\_\_ 3. 某些手機 APP 使用語音輸入功能前須先連上網路才能進行，下列何者是最可能的原因？  
 (A)為了在雲端進行語音辨識運算      (B)連上網路後麥克風才能啟動  
 (C)為了在雲端將語音資料加密      (D)為了在雲端將語音資料壓縮。
- \_\_\_\_\_ 4. 著名的社群通訊軟體 Line，加入了行動支付的功能，下列何者不是行動支付交易時必備的技術？  
 (A)加密與解密技術      (B)網路通訊技術  
 (C)擴增實境技術      (D)身份識別技術。
- \_\_\_\_\_ 5. 小明想設計一個六旋翼飛機，他使用了美工軟體繪製該飛機的外觀，然後他想要輸出一動畫圖檔來觀看動態影像，請問下列何種圖檔格式可以實現？  
 (A)BMP 圖檔      (B)JPG 圖檔      (C)TIF 圖檔      (D)GIF 圖檔。
- \_\_\_\_\_ 6. 小明設計一個 HTML (Hypertext Markup Language)程式，當他儲存該文件後，此文件之原始資料格式為下列何者？  
 (A)點陣圖檔(Bit Map File)      (B)文字檔(Text File)  
 (C)壓縮檔(Compressed File)      (D)批次執行檔(Batch Executive File)。
- \_\_\_\_\_ 7. 小明在家中使用 Windows 個人電腦，瀏覽器設定啟動快取功能且首頁設定為 <https://www.google.com.tw/>，當開啟首頁時，於搜尋欄位輸入 1.414 + 1.732 之後，按下 Enter 鍵。其輸出結果，下列何者不可能發生？  
 (A)會出現網頁版本的計算機，並獲得兩個數字相加的答案3.146  
 (B)會出現1.414或1.732這兩個數字相關的網頁連結  
 (C)會連線到 IP 位址1.414和1.732的電腦執行計算並獲得答案3.146  
 (D)出現「無法連線至此網頁」的錯誤訊息。



1.(C) 2.(B) 3.(A) 4.(C) 5.(D) 6.(B) 7.(C)

- \_\_\_\_\_ 8. 關於直譯式程式語言，例如 Python，下列敘述何者正確？  
 (A)與編譯、組譯式程式相比，直譯式程式執行速度較慢，但程式偵錯與測試較方便  
 (B)必須用直譯器(Interpreter)將人類撰寫的程式讀取兩次以上才能完整翻譯  
 (C)因為採用直譯器(Interpreter)將高階語言逐行翻譯為機器語言指令，程式中不能有兩層以上的迴圈  
 (D)因為採用直譯器(Interpreter)將高階語言逐行翻譯為機器語言指令，程式中不能進行多個檔案的開啟或關閉。
- \_\_\_\_\_ 9. 大部分當紅的手機對戰遊戲，為了使遊戲過程中畫面精緻且流暢，下列哪一項技術或手機零組件不是必須的？  
 (A)APP 的程式設計技術  
 (B)無線行動通訊技術  
 (C)VISA 驗證技術  
 (D)手機中的繪圖處理器(Graphic Processing Unit)。
- \_\_\_\_\_ 10. 下列對於一般的 LCD 顯示器與 OLED 顯示器的敘述何者正確？  
 (A)LCD 顯示器通常比 OLED 顯示器薄  
 (B)OLED 材質可自發光，故 OLED 顯示器不需要背光板  
 (C)OLED 顯示技術是透過液晶來控制顏色的變化  
 (D)LCD 的反應時間比 OLED 快。
- \_\_\_\_\_ 11. 彩色印表機所使用的 CMYK 色彩模式，指的是哪四種顏色？  
 (A)棕(Coffee)、黃(Mellow)、藍(Navy)、紅(Brick)  
 (B)紅(Red)、綠(Green)、藍(Blue)、黑(Black)  
 (C)紅(Chilli)、藍(Marine)、灰(Gray)、黑(Smoke)  
 (D)青(Cyan)、洋紅(Magenta)、黃(Yellow)、黑(Black)。
- \_\_\_\_\_ 12. 請問右圖的 Visual Basic 程式碼執行完後，變數 x 的值為何？  
 (A)1001  
 (B)55  
 (C)641  
 (D)89。
- ```

Sub Main( )
  Dim i, x, x1, x2 As Integer
  x = 1000
  x1 = 1
  x2 = 0
  For i = 1 To 10
    x = x1 + x2
    x2 = x1
    x1 = x
  Next
  Console.WriteLine(x)
End Sub

```
- \_\_\_\_\_ 13. 下列對於 QR Code 之敘述，何者錯誤？  
 (A)QR Code 的 QR 是 Quality Regulation 的縮寫  
 (B)QR Code 是一種二維條碼  
 (C)QR Code 之容錯性與抗損性均優於 Barcode  
 (D)QR Code 圖上的定位圖案，可讓使用者不需準確的對準掃描，仍可正確讀取資料。



8.(A) 9.(C) 10.(B) 11.(D) 12.(D) 13.(A)





休息一下！看我一眼，茅塞頓開

解 析

## 第一部分：數位邏輯

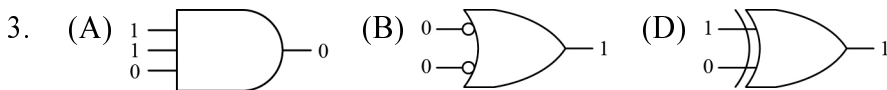
$$1. \quad 1C9_{(16)} = 1 \times 16^2 + 12 \times 16^1 + 9 \times 16^0 = 457_{(10)} = 0100\ 0101\ 0111_{(BCD)}$$

加 3 碼為將 BCD 碼的每位數加 3[0011<sub>(2)</sub>]

$$\begin{array}{r} 0100\ 0101\ 0111_{(BCD)} \\ + 0011\ 0011\ 0011 \\ \hline 0111\ 1000\ 1010_{(XS-3)} \end{array}$$

| A | B | C | X |
|---|---|---|---|
| 0 | 0 | 0 | 1 |
| 0 | 0 | 1 | 0 |
| 0 | 1 | 0 | 0 |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 0 | 0 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 0 |

2. 由時序圖觀察可知，當 A、B、C 三輸入中，若有一個或一個以上為 Hi 時，輸出 X 為 Lo，若 A、B、C 三輸入皆為 Lo 時，輸出 X 為 Hi，整理成真值表如右，故該邏輯閘為 NOR 閘。



$$\begin{aligned} 4. \quad AB + (\overline{A} + \overline{B})C + AB &= (AB + AB) + \overline{\overline{A} + \overline{B}}C \\ &= AB + \overline{\overline{A} \cdot \overline{B}}C = AB + \overline{A \cdot B}C = (AB + \overline{A \cdot B})(AB + C) \\ &= AB + C \end{aligned}$$

$$\begin{aligned} 5. \quad X &= A + \overline{BC} + CD + \overline{BC} = (A + \overline{BC} + CD) \cdot \overline{BC} \\ &= (A + \overline{B} + C + CD)(\overline{B} + \overline{C}) = [A + \overline{B} + C(1 + D)](\overline{B} + \overline{C}) \\ &= (A + \overline{B} + C)(\overline{B} + \overline{C}) = \overline{A \cdot B} + \overline{A \cdot C} + \overline{B \cdot B} + \overline{B \cdot C} + \overline{B \cdot C} + \overline{C \cdot C} \\ &= \overline{A \cdot B} + \overline{A \cdot C} + \overline{B} + \overline{B \cdot C} + \overline{B \cdot C} + 0 = \overline{B}(A + 1 + \overline{C} + C) + \overline{A \cdot C} \\ &= \overline{B} + \overline{A \cdot C} = \overline{B} \cdot \overline{A \cdot C} = B \cdot (\overline{A} + C) = \overline{A}B + BC \end{aligned}$$

$$6. \quad A + BC = CB + A。$$

7. 由圖示觀察可得 A = 111，B = 101，C<sub>in</sub> = 0

$$\begin{array}{r} \therefore \quad \begin{array}{r} A \quad \quad 1 \quad 1 \quad 1 \\ B \quad \quad 1 \quad 0 \quad 1 \\ + C_{in} \quad \quad \quad 0 \\ \hline 1 \quad 1 \quad 0 \quad 0 \\ \Sigma_4 \quad \Sigma_3 \quad \Sigma_2 \quad \Sigma_1 \end{array} \end{array}$$

8. 當 7447 輸入端 LT、RBI 及 BI/RBQ 均接至 Vcc 時可將 DCBA 輸入端之 BCD 數值解碼輸出。

∴ S<sub>0</sub>~S<sub>7</sub> 顯示數字依序為 01694448

因試題圖示中將 7447 IC 之 BI/RBO 標準接腳名稱誤植為 BI/RBQ，因此本題為送分。

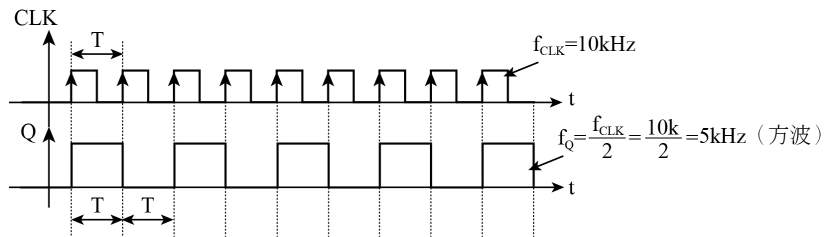
| 時序             | MSB                 |                     |                     | LSB                 |   | 顯示輸出           |
|----------------|---------------------|---------------------|---------------------|---------------------|---|----------------|
|                | A <sub>3</sub><br>D | A <sub>2</sub><br>C | A <sub>1</sub><br>B | A <sub>0</sub><br>A |   |                |
| t <sub>0</sub> | 0                   | 0                   | 0                   | 0                   | 0 | S <sub>0</sub> |
| t <sub>1</sub> | 0                   | 0                   | 0                   | 1                   | 1 | S <sub>1</sub> |
| t <sub>2</sub> | 0                   | 1                   | 1                   | 0                   | 6 | S <sub>2</sub> |
| t <sub>3</sub> | 1                   | 0                   | 0                   | 1                   | 9 | S <sub>3</sub> |
| t <sub>4</sub> | 0                   | 1                   | 0                   | 0                   | 4 | S <sub>4</sub> |
| t <sub>5</sub> | 0                   | 1                   | 0                   | 0                   | 4 | S <sub>5</sub> |
| t <sub>6</sub> | 0                   | 1                   | 0                   | 0                   | 4 | S <sub>6</sub> |
| t <sub>7</sub> | 1                   | 0                   | 0                   | 0                   | 8 | S <sub>7</sub> |

9. (1) 4 顆 DFF 的輸出端(Q<sub>A</sub> Q<sub>B</sub> Q<sub>C</sub> Q<sub>D</sub>)個別接出，且沒有串接至下一級之輸入端，∴為並列輸出(PO)。

(2) 4 顆 DFF 的輸入端(ABCD)為個別連接，∴為並列輸入(PI)。

(3) ∴圖示為並列輸入並列輸出(PIPO)之暫存器。

10. 當 JK 正反器之 J = K = 1，且時脈信號來臨時，輸出 Q<sub>n</sub> =  $\overline{Q}_{n-1}$ ，可作為除頻器使用。



11. m 對 n 編碼器，m 條輸入與 n 條輸出之關係為  $m \leq 2^n$ 。

12. 電路時序分析如下：

| CLK | 現 態            |                |                |                                    |                                      |                                    |                                      |                                                       |                                                     | 次 態            |                |                |
|-----|----------------|----------------|----------------|------------------------------------|--------------------------------------|------------------------------------|--------------------------------------|-------------------------------------------------------|-----------------------------------------------------|----------------|----------------|----------------|
|     | D <sub>2</sub> | D <sub>1</sub> | D <sub>0</sub> | J <sub>2</sub> =<br>D <sub>0</sub> | K <sub>2</sub> =<br>$\overline{D}_0$ | J <sub>1</sub> =<br>D <sub>2</sub> | K <sub>1</sub> =<br>$\overline{D}_2$ | J <sub>0</sub> =<br>$\overline{D}_1 + \overline{D}_2$ | K <sub>0</sub> =<br>D <sub>1</sub> ⊙ D <sub>2</sub> | D <sub>2</sub> | D <sub>1</sub> | D <sub>0</sub> |
| 初始  | 0              | 0              | 1              | 1                                  | 0                                    | 0                                  | 1                                    | 1                                                     | 1                                                   | 1              | 0              | 0              |
| 1   | 1              | 0              | 0              | 0                                  | 1                                    | 1                                  | 0                                    | 1                                                     | 0                                                   | 0              | 1              | 1              |
| 2   | 0              | 1              | 1              | 1                                  | 0                                    | 0                                  | 1                                    | 1                                                     | 0                                                   | 1              | 0              | 1              |
| 3   | 1              | 0              | 1              | 1                                  | 0                                    | 1                                  | 0                                    | 1                                                     | 0                                                   | 1              | 1              | 1              |
| 4   | 1              | 1              | 1              | 1                                  | 0                                    | 1                                  | 0                                    | 0                                                     | 1                                                   | 1              | 1              | 0              |
| 5   | 1              | 1              | 0              | 0                                  | 1                                    | 1                                  | 0                                    | 0                                                     | 1                                                   | 0              | 1              | 0              |

依序為：1→4→3→5→7→6

13. (1) 圖示為由 4 顆 JK 正反器組成的 4 模環形計數器。依 CLK 之時序信號，D<sub>0</sub> D<sub>1</sub> D<sub>2</sub> D<sub>3</sub> 之輸出信號會呈現右旋功能。

(2) 若 D<sub>0</sub> D<sub>1</sub> D<sub>2</sub> D<sub>3</sub> 之初始狀態為 1000，則後續之序列為：

1000 → 0100 → 0010 → 0001  
 ↑ 循環

## 第二部分：數位邏輯實習

1. (B)TTL 的標準工作電壓為+5V。

(C)CMOS 電路為場效應電晶體組合而成。

(D)TTL 為雙極性電晶體組合而成。

CMOS 為單極性場效電晶體組合而成。

2. A 類火災是指紙張、木材、塑膠、紡織品等可燃性固體引起之火災。而油脂塗料、有機溶劑、石油類等可燃性液體及瓦斯、乙炔等可燃性氣體所產生之火災應屬 B 類火災。

3. 以 TTL 邏輯閘推動不同電源電壓之 CMOS 邏輯閘，可採用具開集極(O.C.)結構之緩衝器配合上拉電阻達到邏輯信號傳遞之功能，例如 7407 之 Buffer，耐壓可達 30V。

4. 8 對 3 優先編碼器之真值表如下：

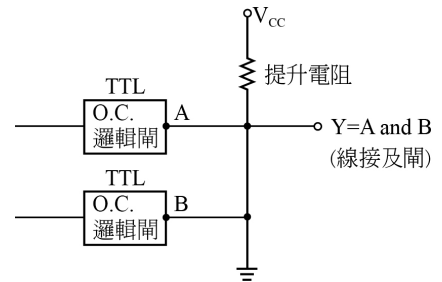
|                |                |                |                |                |                |                |                | A              | B              | C              |
|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|
| I <sub>7</sub> | I <sub>6</sub> | I <sub>5</sub> | I <sub>4</sub> | I <sub>3</sub> | I <sub>2</sub> | I <sub>1</sub> | I <sub>0</sub> | O <sub>2</sub> | O <sub>1</sub> | O <sub>0</sub> |
| 0              | 0              | 0              | 0              | 0              | 0              | 0              | 1              | 0              | 0              | 0              |
| 0              | 0              | 0              | 0              | 0              | 0              | 1              | ×              | 0              | 0              | 1              |
| 0              | 0              | 0              | 0              | 0              | 1              | ×              | ×              | 0              | 1              | 0              |
| 0              | 0              | 0              | 0              | 1              | ×              | ×              | ×              | 0              | 1              | 1              |
| 0              | 0              | 0              | 1              | ×              | ×              | ×              | ×              | 1              | 0              | 0              |
| 0              | 0              | 1              | ×              | ×              | ×              | ×              | ×              | 1              | 0              | 1              |
| 0              | 1              | ×              | ×              | ×              | ×              | ×              | ×              | 1              | 1              | 0              |
| 1              | ×              | ×              | ×              | ×              | ×              | ×              | ×              | 1              | 1              | 1              |

∵ ABC 為 111，∴ I<sub>7</sub> 必為 1，而 I<sub>0</sub>~I<sub>6</sub> 為任意值。

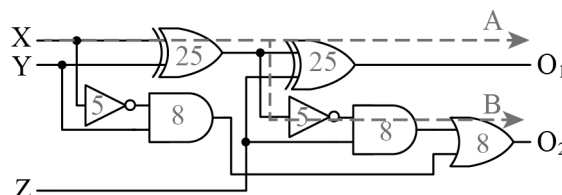
又該編碼器為 TTL 型式(輸入接腳空接可視為 1)，因此最有可能的情形為 I<sub>7</sub> 接腳空接。

- 示波器觸發部分(TRIGGER)中的 LEVEL 旋鈕，乃是在示波器中設定一電壓位準與待測信號變動的電壓振幅作比較，當待測信號的電壓值通過設定的電壓位準時，示波器才開始掃描，並將波形顯示出來。掃描結束後須等下一次條件成立才又開始掃描及顯示。其目的是取得掃描信號與待測信號的同步性，讓畫面顯示穩定不跳動。
- IC 測試器僅能測試 IC 功能是否正常，無法將損壞之 IC 修復。

7. 若要將兩個 TTL IC 之輸出腳接至一起，則必須採用具開集極(O.C.)輸出結構之 IC，並在連接之輸出端接上提升電阻，達到線接及閘的邏輯輸出功能。



- 邏輯閘的輸出端，在不改變輸出準位的前提下，所能驅動同型邏輯閘的數量是有限的，其最大值稱為扇出數(Fan-out)，一般是由輸出與輸入之電流值比值求得。
- 信號產生器的 AMPLITUDE 旋鈕是控制輸出信號的振幅。
- (1) CMOS IC 未使用的輸入接腳不可空接，否則易受雜訊干擾而影響電路功能正確性。  
(2) CMOS IC 未使用的輸入接腳，可與其他輸入接腳並接，但會使輸入電容量增加，而影響電路的高頻響應。最佳之處置方式是視電路的邏輯需求，接至電源端(1)或接地端(0)。
- 圖示為全減器電路[X-Y-Z]，O<sub>1</sub> 為差，O<sub>2</sub> 為借位。
- (1) O<sub>1</sub> 最長的運算時間為路徑 A：2 個 XOR 閘 → 25 ns + 25 ns = 50 ns。  
(2) O<sub>2</sub> 最長的運算時間為路徑 B：  
XOR + NOT + AND + OR → 25 ns + 5 ns + 8 ns + 8 ns = 46 ns  
(3) 由(1)與(2) ∴最少需要 50 ns 後，才能得到完整運算結果。



第三部分：電子學實習

1.  $I_B = I_E - I_C = 6 \text{ mA} - 5.95 \text{ mA} = 0.05 \text{ mA}$  ,  $\beta = \frac{I_C}{I_B} = \frac{5.95 \text{ mA}}{0.05 \text{ mA}} = 119$

2. 共基極放大器電流增益  $A_i = \frac{i_c}{i_e} = \alpha = \frac{\beta}{1+\beta} \approx 1$

3. 逆向偏壓時，曲線中斜率較大的部份其內阻較小

4.  $I_D = K(V_{GS} - V_t)^2$       $K = \frac{I_D}{(V_{GS} - V_t)^2} = \frac{2 \text{ mA}}{1 \text{ V}^2}$

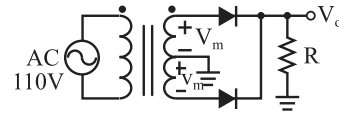
當  $V_{GS} - V_t = 1.2 \text{ V}$  時， $I_D = \frac{2 \text{ mA}}{1 \text{ V}^2} \times (1.2 \text{ V})^2 = 2.88 \text{ mA}$

5. 電容器  $C_C$  的主要用途為交連電容，將交流信號耦合至下一級，並使各級放大器直流工作點不會相互影響。

6. 串級放大器的串級數為  $n$ ，則此串級放大器的頻寬為  $BW_{(n)} = BW\sqrt{2^n - 1}$ ，將縮小  $\sqrt{2^n - 1}$  倍

7. (A)RC 相移振盪器包含負回授電路架構，(B)石英晶體振盪電路需滿足巴克豪生準則，(C)方波是由正弦波與其奇次諧波所組成，(D)弦波振盪器的啟動信號為雜訊所提供。

8.  $V_m = \frac{24 \text{ V}}{2} \times \sqrt{2} \approx 17 \text{ V}$ ，二極體的 P.I.V. =  $2 V_m = 34 \text{ V}$



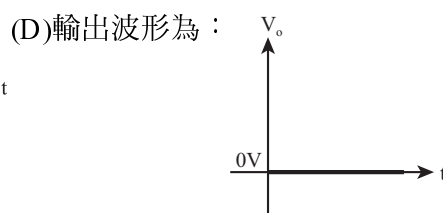
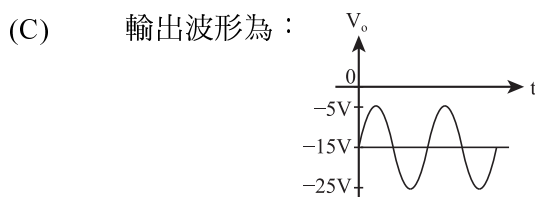
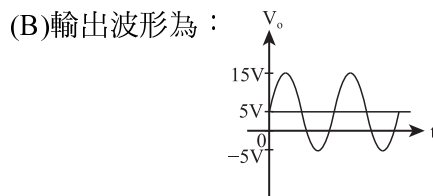
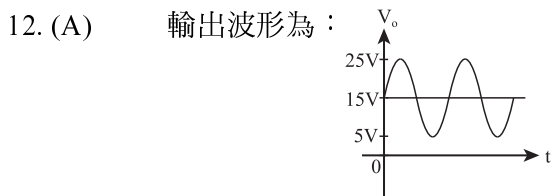
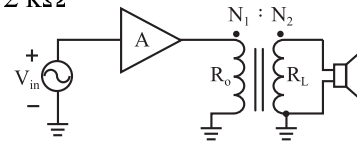
9. (1)OPA  $V_+$  的電壓為  $V_+ = \frac{\frac{V_3}{R} + \frac{V_4}{R} + \frac{V_5}{R}}{\frac{1}{R} + \frac{1}{R} + \frac{1}{R} + \frac{1}{R}} = \frac{V_3 + V_4 + V_5}{4}$

(2)因  $V_+ = V_-$ ，且利用 K.C.L.

$\frac{V_1 - V_-}{R} + \frac{V_2 - V_-}{R} = \frac{V_- - V_o}{R}$ ， $V_o = -V_1 - V_2 + 3V_- = -V_1 - V_2 + \frac{3}{4}(V_3 + V_4 + V_5)$

10. 此電路為共源極放大器，電壓增益  $A_v = \frac{-g_m R_D}{1 + g_m R_S} = \frac{-5 \text{ mS} \times 11 \text{ k}\Omega}{1 + 5 \text{ mS} \times 2 \text{ k}\Omega} = -5$

11.  $\frac{R_O}{R_L} = \left(\frac{N_1}{N_2}\right)^2$ ， $\frac{N_1}{N_2} = \sqrt{\frac{R_O}{R_L}} = \sqrt{\frac{160}{10}} = \frac{4}{1}$



故選(B)