

# 107 年 四技二專

統一入學測驗

## 電機與電子群資電類專業科目(二) 數位邏輯、數位邏輯實習

(本試題答案係統一入學測驗中心 107 年 5 月 17 日公布之參考答案)

### ◈ 試題分析 ◈

#### 一、命題焦點：

考題靈活，難易度適中，考生須對各種邏輯元件的符號、功能特性、電路工作原理及布林運算工具等基本觀念透徹了解方能拿取高分。各章節試題分配平均，惟邏輯實驗儀器的兩個題目均與示波器相關，此命題方向較為特殊。

在各單元的試題分配方面：

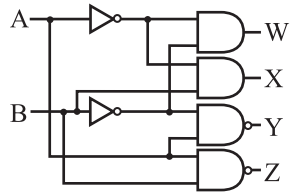
- 數字系統：基本的進制轉換、數字碼。
- 基本邏輯閘：各種邏輯閘的真值表、組合分析及負載驅動。
- 布林代數：第摩根定理、卡諾圖的化簡、邏輯閘的互換。
- 組合邏輯：矩陣編碼器及多工器實現布林代數，74 系列 IC 的編號，七段顯示器的辨別。
- 正反器：RS 柙鎖器、D 型、T 型、JK 正反器，預置(PR)、清除(CLR)及時脈觸發類型之判斷。
- 循序邏輯：非同步計數器時序分析、強生計數器的狀態分析。
- 儀器使用：示波器耦合方式的選擇及校準。

#### 二、配分比例表：

數位邏輯	題數	數位邏輯實習	題數
概論	0	工場安全及衛生	0
數字系統	1	邏輯實驗儀器之使用	2
基本邏輯閘	2	基本邏輯閘實驗	2
布林代數及第摩根定理	2	組合邏輯實驗	1
布林函數化簡	2	加法器及減法器實驗	0
組合邏輯電路之設計及應用	2	組合邏輯電路應用實驗	3
正反器	3	正反器實驗	2
循序邏輯電路之設計及應用	1	循序邏輯電路應用實驗	2
合計	13	合計	12

第一部分：數位邏輯

- \_\_\_\_\_ 1. 如圖(一)所示之邏輯電路，若  $A=0$  且  $B=1$ ，則下列何者正確？  
 (A)  $WXYZ=0001$   
 (B)  $WXYZ=0011$   
 (C)  $WXYZ=0101$   
 (D)  $WXYZ=0111$ 。



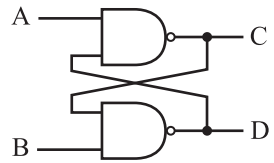
圖(一)

基本邏輯閘

- \_\_\_\_\_ 2. 二進制數值 1001.01 等於下列哪一個十進制數值？  
 (A) 9.25 (B) 9.75 (C) 13.25 (D) 13.75。

數字系統

- \_\_\_\_\_ 3. 如圖(二)所示之邏輯電路，若  $A=1$ 、 $B=0$ ，當輸出達到穩態時，下列何者正確？  
 (A)  $C=0$ 、 $D=0$   
 (B)  $C=0$ 、 $D=1$   
 (C)  $C=1$ 、 $D=0$   
 (D)  $C=1$ 、 $D=1$ 。



圖(二)

正反器

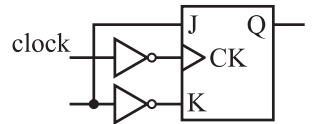
- \_\_\_\_\_ 4. 下列哪一種邏輯閘只有在輸入全為“0”時輸出才會是“1”？  
 (A) XOR 閘 (B) XNOR 閘 (C) OR 閘 (D) NOR 閘。

基本邏輯閘

- \_\_\_\_\_ 5. 關於邏輯電路中所使用的多工器，下列敘述何者正確？  
 (A)  $2^n$  條輸入線，至少要有  $n$  條選擇線 (B) 1 對 4 表示有 4 個輸入 1 個輸出  
 (C) 又稱資料分配器 (D) 英文縮寫為 MUS。

組合邏輯電路之設計及應用

- \_\_\_\_\_ 6. 如圖(三)所示之邏輯電路，等效於下列哪一個電路？  
 (A) 正緣觸發 D 型正反器  
 (B) 負緣觸發 T 型正反器  
 (C) 正緣觸發 T 型正反器  
 (D) 負緣觸發 D 型正反器。



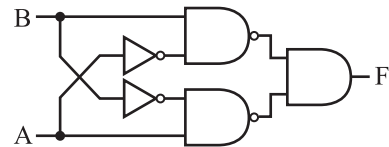
圖(三)

正反器

- \_\_\_\_\_ 7. 有關負緣觸發之 JK 正反器，下列描述何者正確？  
 (A) 當  $J=K=0$  且時序脈波下降時，使輸出變為原來的補數  
 (B) 當  $J=K=0$  且時序脈波上升時，使輸出變為原來的補數  
 (C) 當  $J=K=1$  且時序脈波下降時，使輸出變為原來的補數  
 (D) 當  $J=K=1$  且時序脈波上升時，使輸出變為原來的補數。

正反器

- \_\_\_\_\_ 8. 如圖(四)所示之邏輯電路，其相當於下列哪一個邏輯閘之功能？  
 (A) 一個 NAND 閘  
 (B) 一個 NOR 閘  
 (C) 一個 XOR 閘  
 (D) 一個 XNOR 閘。



圖(四)

布林代數及第摩根定理

- \_\_\_\_\_ 9. 下列何者為二進制數值 10101010 的格雷碼(Gray Code)？  
 (A) 10101010 (B) 01010101 (C) 01111111 (D) 11111111。

數字系統



1.(D) 2.(A) 3.(B) 4.(D) 5.(A) 6.(D) 7.(C) 8.(D) 9.(D)

10. 布林代數  $Y=f(A,B,C)$ 其真值表如圖(五)，下列何者是圖(五)和之積(Product of Sum)的最簡式？

輸入			輸出
A	B	C	Y
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1

圖(五)

- (A)  $(B + \bar{C})(\bar{A} + B)(A + \bar{B} + C)$
- (B)  $(\bar{B} + C)(A + \bar{C})(\bar{A} + B + \bar{C})$
- (C)  $(AB) + (BC) + (\bar{A}\bar{B}\bar{C})$
- (D)  $(A\bar{C}) + (BC) + (\bar{A}\bar{B}\bar{C})$ 。

布林函數化簡

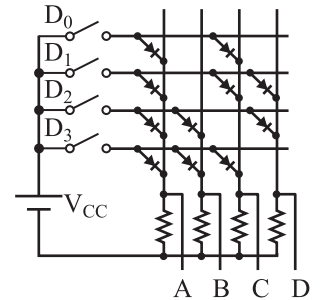
11. 下列布林代數表示式之真值表，何者與另外三者不同？

(A)  $A\bar{B} + AB$

- (B)  $A + AB$
- (C)  $A + \bar{A}B$
- (D)  $(A + B)(A + \bar{B})$ 。

布林代數及第摩根定理

12. 圖(六)為一個 4 對 4 線的二極體矩陣編碼器，其輸出分別為 A、B、C、D，且  $D_0, D_1, D_2, D_3$  導通時為邏輯 1，其等效之布林代數下列何者正確？

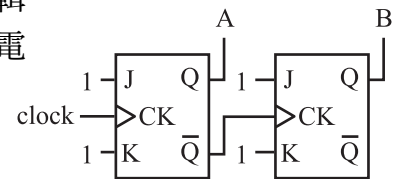


圖(六)

- (A)  $A = D_0 + D_1 + D_2 + D_3$
- (B)  $B = D_2 D_3$
- (C)  $C = D_2$
- (D)  $D = D_1 D_3$ 。

組合邏輯電路之設計及應用

13. 圖(七)是兩個正緣觸發之 JK 正反器所結合之循序邏輯電路，若 AB 狀態的初始值為 00，則下列何者為此電路之正確序向狀態圖？



圖(七)

- (A)  $\boxed{00 \rightarrow 10 \rightarrow 01 \rightarrow 11}$
- (B)  $\boxed{00 \rightarrow 10 \rightarrow 10 \rightarrow 11}$
- (C)  $\boxed{00 \rightarrow 11 \rightarrow 10 \rightarrow 01}$
- (D)  $\boxed{00 \rightarrow 01 \rightarrow 11 \rightarrow 10}$ 。

循序邏輯電路之設計及應用

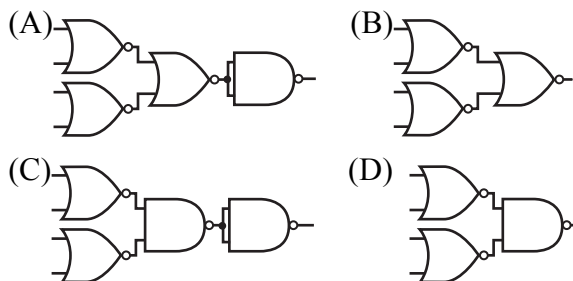
## 第二部分：數位邏輯實習

1. 以示波器量測邏輯電路實驗波形時，示波器輸入耦合方式應切換為下列何者？

- (A) AC
- (B) DC
- (C) LINE
- (D) EXT。

邏輯實驗儀器之使用

2. 一個四輸入的 NOR 閘與下列哪一個電路的邏輯等效？

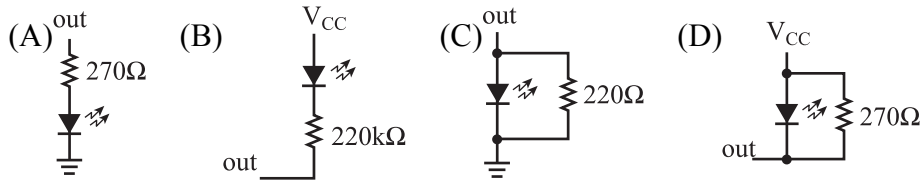


組合邏輯實習

<p><b>A</b> 10.(A) 11.(C) 12.(A) 13.(A)</p>	<p><b>A</b> 1.(B) 2.(C)</p>
---	-----------------------------

3. 數位邏輯實驗時，若以一般紅色 LED 顯示 TTL IC 74LS 04 輸出邏輯狀態，則此 IC 輸出端 out 與 LED 電路的接法，下列圖示何者最佳？

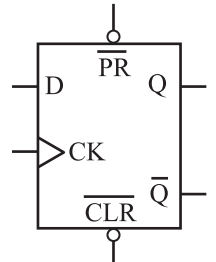
基本邏輯閘實驗



4. 圖(八)為一個 D 型正反器，下列敘述何者錯誤？

- (A)腳位 D 為正準位觸發  
 (B)腳位 PR 及 CLR 為負緣觸發  
 (C)腳位 CK 為正緣觸發  
 (D)腳位 PR 及 CLR 在正常操作時不可同時為 0。

正反器實驗



圖(八)

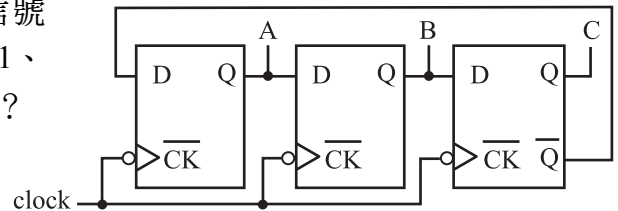
5. 電路實驗時，TTL IC 74LS 86 若要正常工作，此 IC 腳位編號第幾腳必須要接地？

- (A)8 (B)6 (C)7 (D)14。

基本邏輯閘實驗

6. 如圖(九)所示邏輯電路，若時脈信號 clock 為 36kHz 方波且初始條件 A=1、B=0、C=1，則 A 輸出端頻率為多少？

- (A)18 kHz  
 (B)12 kHz  
 (C)9 kHz  
 (D)6 kHz。



圖(九)

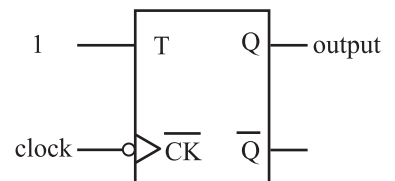
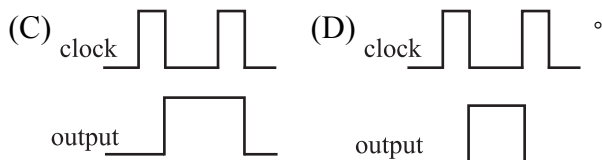
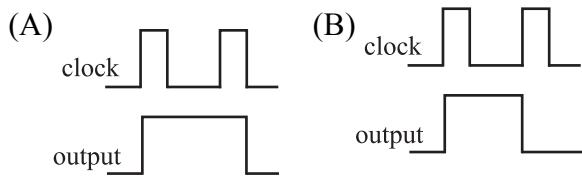
循序邏輯電路應用實驗

7. 設計一個 1 對 58 的解多工器(Demultiplexer)，則該解多工器至少需要幾條選擇線？

- (A)4 (B)5 (C)6 (D)7。

組合邏輯電路應用實驗

8. 如圖(十)所示 T 型正反器，在沒有傳輸延遲的情況下，輸入 clock 及輸出 output 之波形關係，下列何者正確？

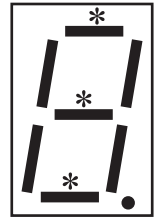


圖(十)

正反器實驗

**A** 3.(A) 4.(A)(B) 5.(C) 6.(A) 7.(C) 8.(C)

9. 一般 LED 七段顯示器以英文字母 a、b、c、d、e、f、g 表示其七段顯示的位置，則圖(十一)在“\*”記號段位所代表的英文字母為下列哪一組？



圖(十一)

- (A) a, d, g
- (B) a, c, e
- (C) b, d, f
- (D) b, e, g。

組合邏輯電路應用實驗

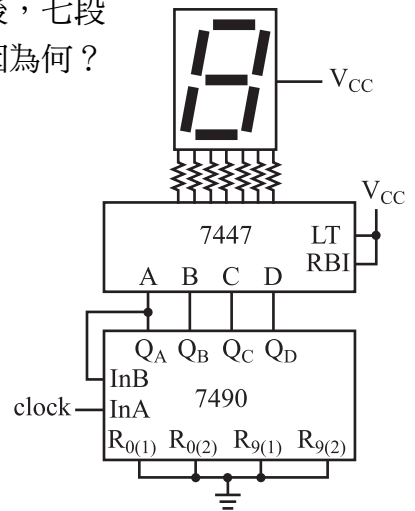
10. 示波器面板上所提供之校準方波，一般不是用於下列何種功能？

- (A)校正示波器水平掃描時間檔位
- (B)校正示波器電壓檔位
- (C)校正示波器有效頻寬
- (D)檢查測試棒的衰減檔位。

邏輯實驗儀器之使用

11. 實現如圖(十二)的電路時，在時脈信號 clock 輸入後，七段顯示器只出現 1、3、5、7、9 等數字，其可能的原因為何？

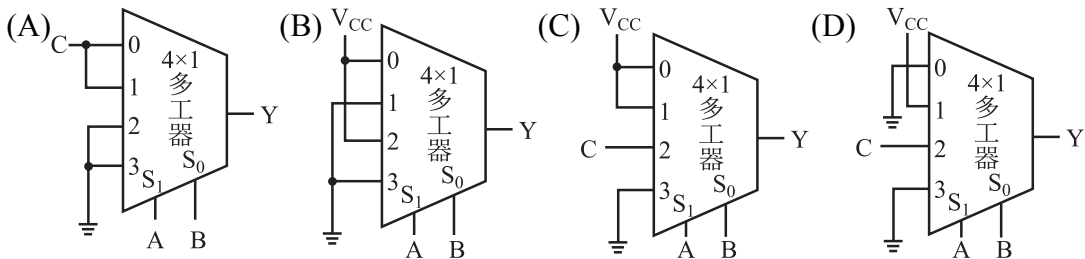
- (A)7490 的  $Q_A$  腳與 7447 的 A 腳沒連接
- (B)7447 的 B 腳與 GND 短路
- (C)七段顯示器燒燬
- (D)7490 設計成除以 3 的電路。



圖(十二)

循序邏輯電路應用實驗

12. 使用 4 對 1 線多工器來實現布林函數  $Y=f(A,B,C)=\overline{A}BC + A\overline{B}C + \overline{A}B\overline{C} + A\overline{B}\overline{C}$ ，則下列電路的接法何者正確？



組合邏輯電路應用實驗

**A** 9.(A) 10.(C) 11.(A) 12.(B)

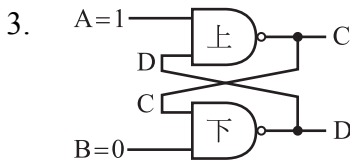


休息一下！看我一眼，茅塞頓開

解 析

## 資電類專業科目(二)—數位邏輯

1.  $A=0, B=1, W=\bar{A}\cdot\bar{B}=\bar{0}\cdot\bar{1}=1\cdot 0=0; X=\bar{A}\cdot B=\bar{0}\cdot 1=1\cdot 1=1;$   
 $Y=\overline{A\cdot B}=\bar{A}+\bar{B}=\bar{0}+1=1+1=1; Z=\overline{A\cdot B}=\bar{A}+\bar{B}=\bar{0}+\bar{1}=1+0=1,$   
 $\therefore WXYZ=0111。$
2.  $1001.01_{(2)}=1\times 2^3+0\times 2^2+0\times 2^1+1\times 2^0+0\times 2^{-1}+1\times 2^{-2}=8+1+0.25=9.25_{(10)}。$



NAND 閘真值表

X	Y	Z
0	0	1
0	1	1
1	0	1
1	1	0

$X=0$ ，則Z必為1  
 $X=1$ ，則Z為Y的反相

- (1)  $\because$  下方 NAND 閘的 B 輸入為 0， $\therefore$  D 輸出必為 1。  
 (2) 上方 NAND 閘的兩輸入  $A=1, D=1$ ， $\therefore$  輸出  $C=0$ 。  
 (3)  $C=0$  回授至下方 NAND 閘，兩輸入  $B=0, C=0$ ，  
 $\therefore$  輸出  $D=1$ ，並且持續穩定 ( $C=0, D=1$ )。  
 (4) 考慮另一狀況，若  
 $C=1, B=0 \rightarrow D=1; D=1, A=1 \rightarrow C=0;$   
 $C=0, B=0 \rightarrow D=1; D=1, A=1 \rightarrow C=0;$   
 (5) 經由(1)到(4)的分析，穩態時的狀態是  $C=0, D=1$ 。

4. 以兩輸入端之邏輯閘為例：

X	Y	XOR	XNOR	OR	NOR
0	0	0	1	0	1
0	1	1	0	1	0
1	0	1	0	1	0
1	1	0	1	1	0

$\therefore$  只有 NOR 閘在輸入全為“0”時，輸出才會是“1”。

5. (1) 多工器：multiplexer，簡稱 MUX。  
 (2) 功能為可由多個輸入端中選取其中一個，並將其資料由唯一的輸出端傳送出去，故又稱為資料選擇器。  
 (3) 若有  $n$  條選擇線，則輸入端最多可允許  $2^n$  條輸入線，例如 4 對 1 多工器須要 2 條，8 對 1 多工器須要 3 條選擇線。
6. (1) 電路圖中右半邊為正緣觸發型 JK 正反器，其中 clock 經反閘後接至 JK 正反器，因此觸發類型變更為負緣觸發型。

- (2) 電路圖中，J 與 K 反相，由真值表可得：

J	K	$Q_{n+1}$
0	0	$Q_n$
0	1	0
1	0	1
1	1	$\bar{Q}_n$

$\Rightarrow K=\bar{J} \Rightarrow$

J(D)	$Q_{n+1}$
0	0
1	1

$\Rightarrow \therefore$  可等效成 D 型正反器

- (3) 由(1)、(2)，試題電路可等效成負緣觸發 D 型正反器。

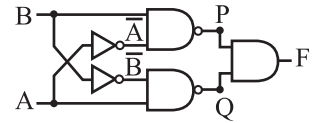
7. 負緣觸發之 JK 正反器，真值表如表所示：

J	K	CLK	$Q_{n+1}$
0	0	$\downarrow$	$Q_n$
0	1	$\downarrow$	0
1	0	$\downarrow$	1
1	1	$\downarrow$	$\overline{Q_n}$

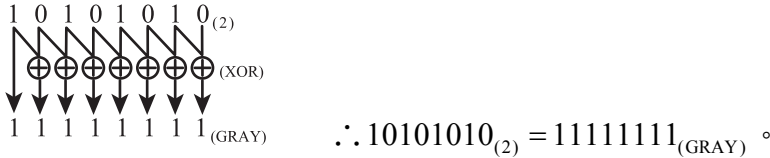
∴ 欲使輸出變為原來的補數，則  $J = K = 1$ ，且時序脈波須為下降。

8.  $P = \overline{\overline{A} \cdot \overline{B}} = \overline{\overline{A+B}} = A+B$  ;  $Q = \overline{\overline{A} \cdot \overline{B}} = \overline{\overline{A+B}} = \overline{A+B}$  ,

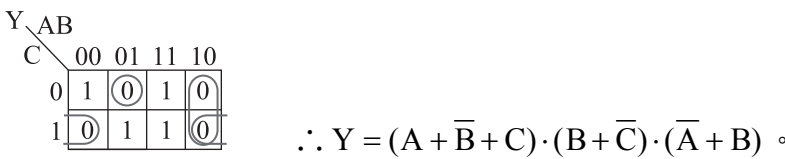
∴  $F = P \cdot Q = (A+B)(\overline{A+B}) = A\overline{A} + A\overline{B} + \overline{A}B + \overline{B}\overline{B}$   
 $= AB + \overline{A}\overline{B} = A \odot B$ ，可等效為 XNOR 閘。



9.



10. 由真值表列出卡諾圖：



11. (A)  $A\overline{B} + AB = A(\overline{B} + B) = A \cdot 1 = A$ 。

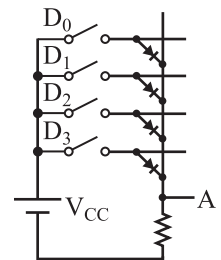
(B)  $A + AB = A(1 + B) = A \cdot 1 = A$ 。

(C)  $A + \overline{A}B = (A + \overline{A}) \cdot (A + B) = 1 \cdot (A + B) = A + B$ 。

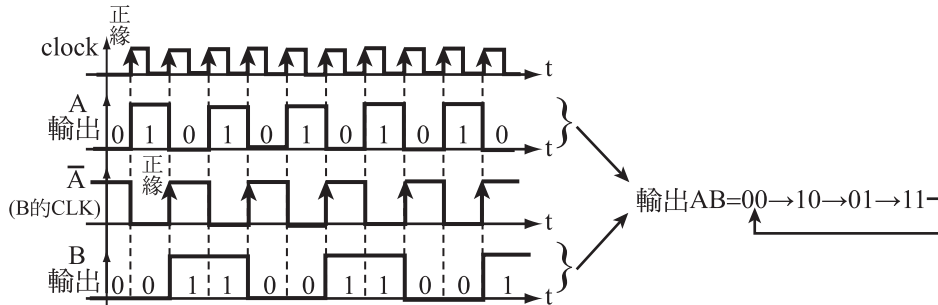
(D)  $(A + B)(A + \overline{B}) = AA + A\overline{B} + AB + B\overline{B} = A + A\overline{B} + AB + 0$   
 $= A + A\overline{B} + AB = A(1 + \overline{B} + B) = A$ 。

12. 電路圖中，若僅考慮只有 A 輸出之情形，如圖所示。

- (1) 若  $D_0 \sim D_3$  均 OFF，則無法構成迴路，∴  $A = 0$ 。
- (2) 若  $D_0 \sim D_3$  中只要有一個 ON，則可透過對應的二極體構成迴路，A 點電位 =  $V_{CC}$ ，∴  $A = 1$ ，故輸出 A 之布林式可表達為  $A = D_0 + D_1 + D_2 + D_3$ 。
- (3) 同理  $B = D_2 + D_3$ ， $C = D_0 + D_1 + D_3$ ， $D = D_1 + D_2$ 。



13. 電路中，2 個 JK 正反器均為正緣觸發型，且  $J = K = 1$ ，∴ 當有 clock 訊號時，輸出均產生反相動作，時序圖如圖所示。



資電類專業科目(二) — 數位邏輯實習

- 1. 以示波器觀測邏輯電路之波形時，應將示波器之耦合方式切至“DC”模式，如此信號的高低準位方可一致，不會產生波形上下移動的情形，量測到的信號準位才是正確的。



2. (A)  $F = \overline{\overline{A+B+C+D}} = \overline{A+B+C+D} = \overline{A+B} \cdot \overline{C+D} = \overline{A} \cdot \overline{B} + \overline{C} \cdot \overline{D}$ 。  
 (B)  $F = \overline{\overline{A+B+C+D}} = \overline{A+B} \cdot \overline{C+D} = (A+B) \cdot (C+D)$ 。  
 (C)  $F = \overline{A+B \cdot C+D} = \overline{A+B} \cdot \overline{C+D} = \overline{A+B+C+D}$  = 四輸入 NOR 閘。  
 (D)  $F = \overline{A+B \cdot C+D} = \overline{A+B+C+D} = A+B+C+D$  = 四輸入 OR 閘。
3. (A) 高態動作接法，限流電阻 270Ω 適中，LED 可正常亮滅以顯示邏輯閘輸出之 1 或 0 信號。  
 (B) 低態動作接法，但限流電阻 220kΩ 過大，無論邏輯閘輸出 0 或 1，LED 均不亮。  
 (C)、(D) LED 未經過限流電阻串聯連接，有可能會燒燬。
4. 一般正反器均有 PR（預置）及 CLR（清除）功能，PR（預置）：使正反器之輸出 Q 為 1；CLR（清除）：使正反器之輸出 Q 為 0，這兩個 PR 及 CLR 輸入端皆為準位觸發方式，試題正反器之 PR 及 CLR 均加上一個小圓圈表示為低準位觸發（非負緣觸發），即  $PR=0 \Rightarrow Q=1$ ， $CLR=0 \Rightarrow Q=0$ 。另，正反器之腳位 D 為外接信號輸入端，配合時脈信號可決定輸出之值，但通常不會以觸發腳位稱之。  
 由以上分析，選項(A)及(B)均為錯誤。

5. TTL 74LS86 內含四個兩輸入端的 XOR 邏輯閘，其中第 14 腳為  $V_{CC}$ ，須接至 5V，第 7 腳為 GND，須接至接地端（0V）。

6. 如圖電路為強生計數器，其輸出狀態表如表所示：  
 ⇒ 由表可知，每經過 2 個 clock，輸出即重複輸出，

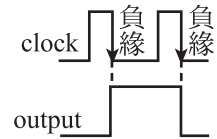
36kHz clock	A	B	C	$\bar{C}$	
0	1	0	1	0	(初始狀態)
1	0	1	0	1	
2	1	0	1	0	(重複)

故  $f_A = f_B = f_C = \frac{f_{\text{clock}}}{2} = \frac{36\text{k}}{2} = 18\text{ kHz}$ 。

7.  $\because 2^5 < 58 < 2^6$ ， $32 < 58 < 64$ ，

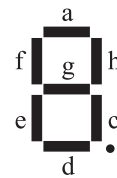
$\therefore$  1 對 58 的解多工器至少需要 6 條選擇線。

8.  $\because$  正反器中的 CK 有小圓圈標示， $\therefore$  觸發類型為負緣觸發，輸出波形轉態之時間點應為 clock 信號由 1 轉為 0 之瞬間。



9. 七段顯示器各段 LED 之定義如圖：

$\therefore$  試題圖中有“\*”記號所代表之英文字母為 a，d，g。



10. 示波器之有效頻寬值在出廠時即已固定，無法利用校準方波之調整加以變更。

11. 依電路圖中的 IC 使用情形及接線方式：

(1) 7490 之  $Q_A$  連接至  $I_n B$ ， $\therefore$  是被設計成除 10 電路， $Q_D Q_C Q_B Q_A$  可由 0000 上數計數至 1001，並可循環。

(2)  $\because$  七段顯示器仍可顯示 1，3，5，7，9， $\therefore$  並無燒燬。

(3) 若 7447 之 B 與 GND 短路，則七段顯示器無法正常顯示 2，3，6，7，僅會依序顯示 0，1，0，1，4，5，4，5，8，9。

(4) 若 7490 之  $Q_A$  與 7447 之 A 沒連接，則 7447 之 A 可視為“1”， $\therefore$  0，2，4，6，8 無法正常顯示，僅會顯示 1，3，5，7，9。

12.  $Y = f(A, B, C) = \overline{A}BC + A\overline{B}C + \overline{A}B\overline{C} + A\overline{B}\overline{C} = \Sigma(0, 1, 4, 5)$ ，

將上式填入表格：

以 4 對 1 多工器實現布林函數 Y 之接線圖。

