

106 年 四技二專

統一入學測驗

電機與電子群資電類專業科目(二) 數位邏輯、數位邏輯實習

(本試題答案係統一入學測驗中心 106 年 5 月 8 日公布之參考答案)

◻ 試題分析 ◻

一、命題焦點：

本年(106)度數位邏輯(含實習)試題比往年少了5題，在難易度上屬於中間偏難，考生需對相關的元件特性、功能及電路原理、分析有相當程度的了解才能考取高分，尤其在循序邏輯電路方面除了有很高的配分比重外，題型也頗具挑戰性，是本次考試一大特色。

在各單元的試題分配方面：

- 概論：實際脈波波形。
- 數字系統：基本的進制轉換、補數觀念。
- 基本邏輯閘：各種邏輯閘的真值表及組合分析。
- 布林代數：第摩根定理、卡諾圖的化簡。
- 組合邏輯：加法器、比較器、以解碼器及多工器實現布林代數、74 系列 IC 的編號。
- 循序邏輯：非同步計數器頻率及時序分析、環形及強生計數器的狀態分析、負緣觸發電路。
- 工場安全：火災類型。
- 儀器使用：示波器功能。

二、配分比例表：

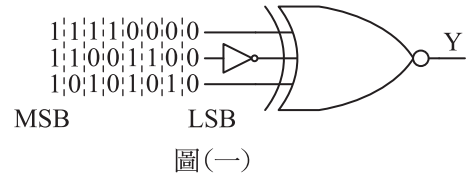
數位邏輯	題數	數位邏輯實習	題數
概論	1	工場安全及衛生	1
數字系統	1	邏輯實驗儀器之使用	1
基本邏輯閘	1	基本邏輯閘實驗	1
布林代數及第摩根定理	1	組合邏輯實驗	1
布林函數化簡	0	加法器及減法器實驗	2
組合邏輯電路之設計及應用	1	組合邏輯電路應用實驗	2
正反器	0	正反器實驗	0
循序邏輯電路之設計及應用	5	循序邏輯電路應用實驗	2
合計	10	合計	10

第一部分：數位邏輯

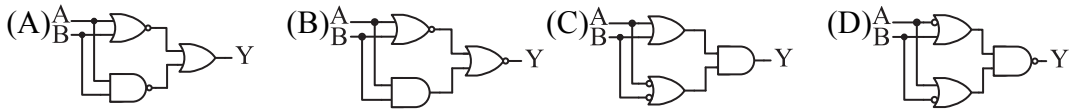
_____ 1. 在數位信號脈波的上升緣中，從振幅的 10%到振幅的 90%之時間，稱之為？
 (A)脈波寬度 (B)脈波週期 (C)設定時間 (D)上升時間。 概論

_____ 2. 將十六進位數字 5A.C₍₁₆₎轉換為四進位數字，下列何者正確？
 (A)1011010.1100₍₄₎ (B)1122.3₍₄₎ (C)132.3₍₄₎ (D)90.75₍₄₎。 數字系統

_____ 3. 在圖(一)中，假設邏輯閘延遲時間為 0。若將左邊三個位元組資料由 LSB（最低有效位元）到 MSB（最高有效位元）依序輸入至邏輯電路之後，其輸出 Y 的位元組結果為何（最左位元為 MSB，最右位元為 LSB）？
 (A)01101001 (B)10010110 (C)01010101 (D)10101010。 基本邏輯閘

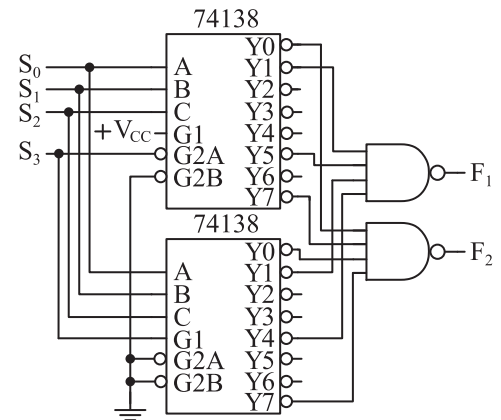


_____ 4. 以下四個組合邏輯電路，何者的真值表與其他三者不同？



_____ 5. 如圖(二)使用兩顆 74138IC 來實現布林函數 $F_1(S_3, S_2, S_1, S_0)$ 與 $F_2(S_3, S_2, S_1, S_0)$ ，下列何者正確？

- (A) $F_1(S_3, S_2, S_1, S_0) = \sum(1, 5, 9, 12)$ 且 $F_2(S_3, S_2, S_1, S_0) = \sum(0, 7, 8, 15)$
- (B) $F_1(S_3, S_2, S_1, S_0) = \sum(0, 7, 8, 15)$ 且 $F_2(S_3, S_2, S_1, S_0) = \sum(1, 5, 9, 12)$
- (C) $F_1(S_3, S_2, S_1, S_0) = \sum(1, 5, 8, 11)$ 且 $F_2(S_3, S_2, S_1, S_0) = \sum(0, 7, 8, 14)$
- (D) $F_1(S_3, S_2, S_1, S_0) = \sum(2, 3, 4, 6)$ 且 $F_2(S_3, S_2, S_1, S_0) = \sum(2, 3, 5, 6)$ 。

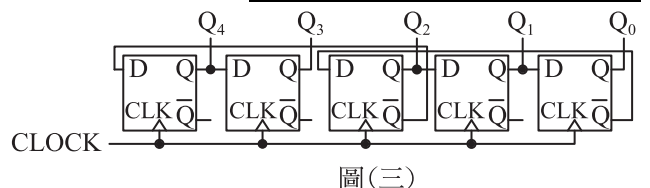


組合邏輯電路之設計及應用

_____ 6. 有一個邏輯電路可將頻率為 256Hz 的輸入方波信號除頻為 1Hz，其結構主要為使用 D 型正反器的“非同步計數器”，其中每個 D 型正反器的傳遞延遲時間為 10ns，從整體電路反應時間來看，此除頻電路正常操作的最高工作頻率為何？
 (A)80MHz (B)12.5MHz (C)2.56MHz (D)0.390625MHz。

循序邏輯電路之設計及應用

_____ 7. 如圖(三)電路圖中，若電路狀態的呈現以 $Q_4Q_3Q_2Q_1Q_0$ 表示，請問何種初始狀態下，電路經過 7 個時脈週期後會呈現 10001 狀態？
 (A)11011 (B)10101 (C)00000 (D)11111。



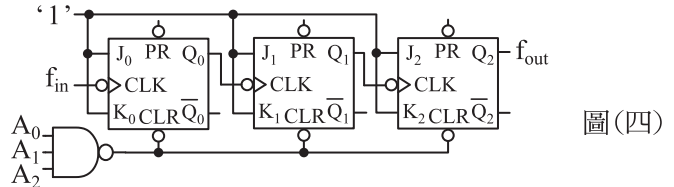
循序邏輯電路之設計及應用

A 1.(D) 2.(B) 3.(B) 4.(A) 5.(A) 6.(B) 7.(A)

8. 小明必須設計一個邏輯電路，目標是將時脈信號的頻率從 10MHz(f_{in})除頻為 2MHz(f_{out})。圖(四)所示為小明應用非同步計數器所設計的除頻器電路，其中， Q_2 為最高位元(MSB)，而 Q_0 為最低位元(LSB)，但 NAND 閘的輸入信號 $A_2A_1A_0$ 與正反器輸出信號 $Q_2Q_1Q_0$ 有尚未完成的連接關係。假設所有正反器的 PR=1，試問此電路中 $A_2A_1A_0$ 與 $Q_2Q_1Q_0$ 之連接關係式為何？

循序邏輯電路之設計及應用

- (A) $A_2A_1A_0 = \overline{Q_2} Q_1 Q_0$
 (B) $A_2A_1A_0 = Q_2 \overline{Q_1} \overline{Q_0}$
 (C) $A_2A_1A_0 = Q_2 \overline{Q_1} Q_0$
 (D) $A_2A_1A_0 = Q_2 Q_1 \overline{Q_0}$ 。

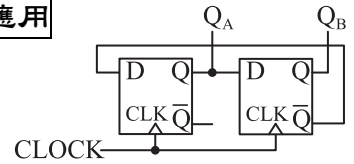


圖(四)

9. 如圖(五)所示之計數器，其時脈 CLOCK 輸入頻率為 60Hz 的方波（準位'1'的時間占週期 50%），請問 Q_A 的輸出信號頻率為何？在每個週期輸出信號中，準位'1'的時間所占之百分比又為何？

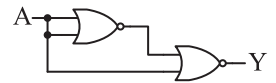
循序邏輯電路之設計及應用

- (A) 頻率為 20Hz，準位為'1'的時間占一個週期的 25%
 (B) 頻率為 15Hz，準位為'1'的時間占一個週期的 50%
 (C) 頻率為 15Hz，準位為'1'的時間占一個週期的 25%
 (D) 頻率為 30Hz，準位為'1'的時間占一個週期的 66%。



圖(五)

10. 如圖(六)所示，假設圖內兩個邏輯閘的延遲時間皆為 T_d ，請問下列敘述何者正確？



圖(六)

- (A) 當 A 輸入一個由高準位轉為低準位的脈波，則 Y 會輸出一個寬度為 T_d 的高準位脈波，而後維持低準位 (B) 當 A 輸入一個由低準位轉為高準位的脈波，則 Y 輸出一個寬度為 T_d 的高準位脈波，而後維持低準位 (C) 當 A 輸入一個由高準位轉為低準位的脈波，則 Y 在延遲 2 個 T_d 時間後，產生一個脈波上升正緣，並維持寬度為 T_d 的高準位脈波，而後維持低準位 (D) 當 A 輸入一個由低準位轉為高準位的脈波，則 Y 在延遲 2 個 T_d 時間後，產生一個脈波上升正緣，並維持寬度為 T_d 的高準位脈波，而後維持低準位。

循序邏輯電路之設計及應用

第二部分：數位邏輯實習

1. 針對儀器設備使用不當所引起的電器火災，應如何妥善處置？
 (A) 切斷電源後，必須使用特種金屬化學乾粉撲滅 (B) 切斷電源前，必須使用泡沫滅火器 (C) 切斷電源前，可使用泡沫滅火器 (D) 切斷電源後，才可使用水撲滅。
2. 關於常用的實驗儀器特性與使用方法之敘述，下列何者錯誤？
 (A) 三用電表 ACV 檔所量測得到的電壓值為均方根值 (B) 示波器可以提供任意頻率的時脈信號 (C) 邏輯探測棒是用來測試數位電路中某一測試點的邏輯準位 (D) 若函數波形產生器的信號峰值衰減鈕選擇 -40dB 時，則輸出信號的振幅衰減為原有振幅的 $\frac{1}{100}$ 。

工場安全及衛生

邏輯實驗儀器之使用



8.(C) 9.(B) 10.(A)



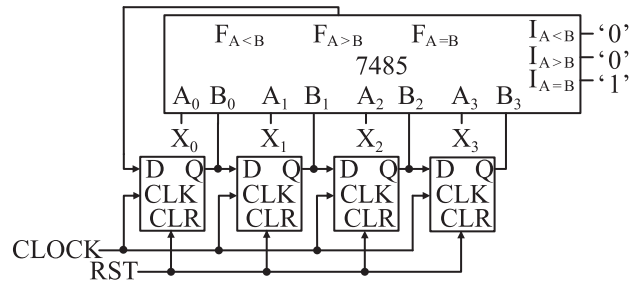
1.(D) 2.(B)

3. 在“只使用一顆邏輯 IC”的條件下，下列何者可以實現兩個獨立的雙輸入互斥或閘？

- (A)一顆內含 6 個反閘的 7404 (B)一顆內含 4 個或閘的 7432 (C)一顆內含 4 個反互斥或閘的 74266 (D)一顆內含 4 個反或閘的 7402。

基本邏輯閘實驗

4. 如圖(一)中的環狀計數器，一開始由 RST 信號重置計數器，重置之後 RST 維持低準位，接到 B 之 D 型正反器輸出皆為 0。若 X 表示為 7485 的 A 輸入，同時 X₃ 為最高位元，且 A₃ 與 B₃ 亦為最高位元，請問下列敘述何者正確？



圖(一)

- (A)若 X=9，經過五個時脈週期後，7485 的輸入 B=7
 (B)若 X=5，經過四個時脈週期後，7485 的輸入 B=7
 (C)若 X=9，經過四個時脈週期後，7485 的輸入 B=14
 (D)若 X=5，經過四個時脈週期後，7485 的輸入 B=14。

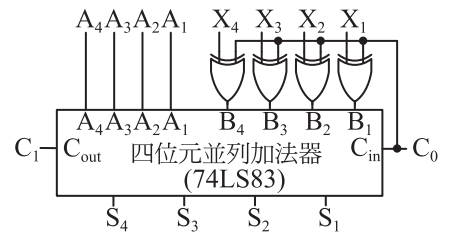
循序邏輯電路應用實驗

5. 4 位元的加法器 IC 74LS83，其輸入接腳有“加數”與“被加數”外，還有“前級進位”位元；輸出接腳有“和”與“進位”位元，請問一顆 74LS83 全部的接腳數目為何？

- (A)20 (B)18 (C)16 (D)14。

加法器及減法器實驗

6. 圖(二)所示為利用四位元並列加法器所設計的邏輯電路，其中，輸入信號為 A₄A₃A₂A₁、X₄X₃X₂X₁ 和前級進位輸入 C₀，相加後產生的輸出信號為 S₄S₃S₂S₁ 與進位輸出 C₁。試問當 C₀=1 時，且輸入信號 A₄A₃A₂A₁=0100 和 X₄X₃X₂X₁=0111，則進位輸出 C₁ 與輸出信號 S₄S₃S₂S₁ 為何？

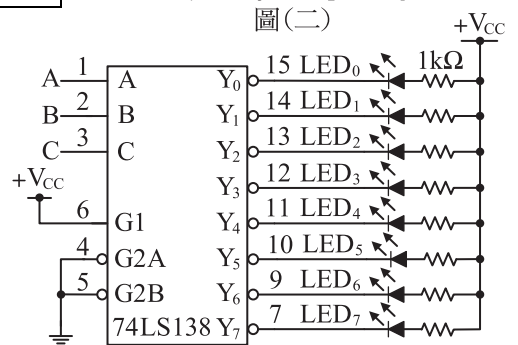


圖(二)

- (A)C₁=0 且 S₄S₃S₂S₁=1101
 (B)C₁=1 且 S₄S₃S₂S₁=1101
 (C)C₁=0 且 S₄S₃S₂S₁=1011
 (D)C₁=1 且 S₄S₃S₂S₁=1011。

加法器及減法器實驗

7. 圖(三)所示為利用 74LS138 解碼器所設計的一個邏輯電路，其中，輸入信號為 CBA，C 表示最高位元(MSB)，A 則表示最低位元(LSB)；而以輸出信號 Y₀Y₁Y₂Y₃Y₄Y₅Y₆Y₇ 來控制 LED₀…LED₇ 之亮滅狀態，則下列敘述何者錯誤？



圖(三)

- (A)74LS138 為 3 對 8 的解碼器 IC
 (B)當此解碼器某個接腳輸出為低準位時，所對應的 LED 將為亮的狀態
 (C)當 CBA=000 時，則輸出端僅 LED₀ 為亮的狀態
 (D)當 CBA=111 時，則輸出端 8 個 LED 均為亮的狀態。

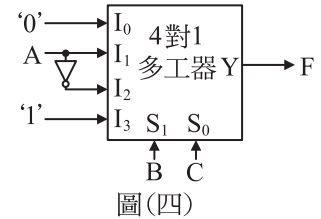
組合邏輯電路應用實驗

A 3.(C) 4.(D) 5.(C) 6.(A) 7.(D)

8. 圖(四)所示為利用 4 對 1 多工器所設計的邏輯電路，其中，輸入信號為 ABC，試求輸出布林函數 F？

- (A) $F = \overline{A}B + AC$
- (B) $F = \overline{A}B + BC$
- (C) $F = A\overline{B}C + \overline{A}B + \overline{B}C$
- (D) $F = AB + AC + BC$ 。

組合邏輯電路應用實驗



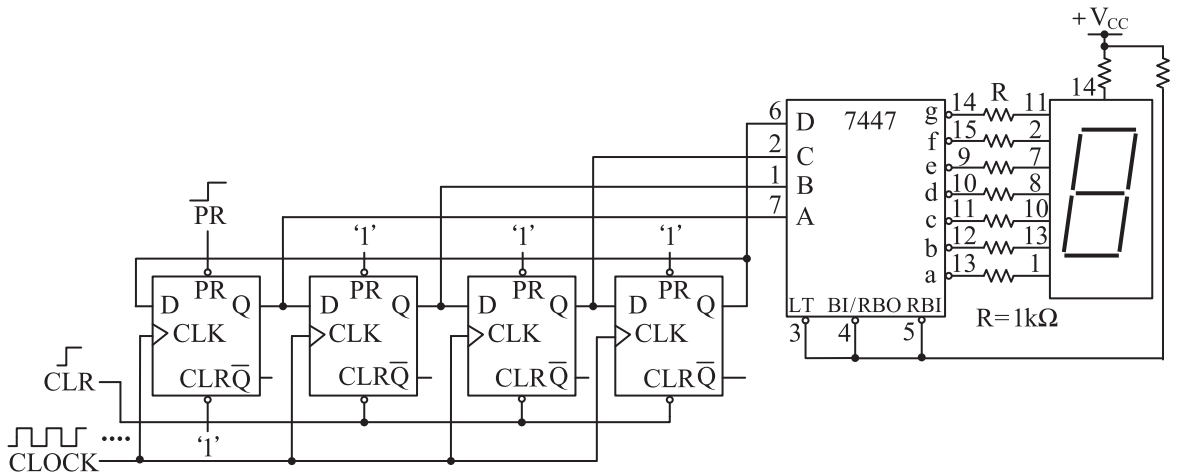
圖(四)

9. 某邏輯電路的輸出布林函數： $F = A + B + C + D$ ，若想只使用雙輸入的 NOR 閘來實現此函數 F，則至少要用幾個雙輸入的 NOR 閘？ (A)6 (B)5 (C)4 (D)3。

組合邏輯實驗

10. 如圖(五)所示，該電路為使用 D 型正反器與 7447 IC 設計之邏輯電路，接腳信號如圖所示，在 CLR 信號由 0 轉換為 1 後，再將 PR 信號由 0 轉換為 1，請問共陽七段顯示器顯示的數字變化過程為何？

- (A) $1 \rightarrow 2 \rightarrow 4 \rightarrow 8 \rightarrow 1 \rightarrow 2 \rightarrow 4 \rightarrow 8 \rightarrow \dots$
- (B) $0 \rightarrow 1 \rightarrow 2 \rightarrow 4 \rightarrow 8 \rightarrow 0 \rightarrow 1 \rightarrow 2 \rightarrow 4 \rightarrow 8 \rightarrow \dots$
- (C) $2 \rightarrow 4 \rightarrow 6 \rightarrow 8 \rightarrow 2 \rightarrow 4 \rightarrow 6 \rightarrow 8 \rightarrow \dots$
- (D) $1 \rightarrow 2 \rightarrow 3 \rightarrow 4 \rightarrow 5 \rightarrow 6 \rightarrow 7 \rightarrow 1 \rightarrow 2 \rightarrow 3 \rightarrow \dots$ 。



圖(五)

循序邏輯電路應用實驗



8.(A) 9.(B) 10.(A)



休息一下！看我一眼，茅塞頓開

解 析

資電類專業科目(二)—數位邏輯

- 上升時間(t_r)：由脈波振幅的 10%處，上升至脈波振幅的 90%處所需的時間。
 下降時間(t_f)：由脈波振幅的 90%處，下降至脈波振幅的 10%處所需的時間。
 脈波寬度(t_w)：在脈波前緣振幅的 50%處至後緣振幅的 50%處的時間差。
- $5A.C_{(16)}=01\ 01\ 10\ 10.11\ 00_{(2)}=1122.3_{(4)}$ 。
-

信號源			
	A	B	C
LSB	0	0	0
	0	0	1
	0	1	0
	0	1	1
	1	0	0
	1	0	1
	1	1	0
MSB	1	1	1

⇒

互斥反或閘輸入				輸出
	A	\bar{B}	C	Y
LSB	0	1	0	0
	0	1	1	1
	0	0	0	1
	0	0	1	0
	1	1	0	1
	1	1	1	0
	1	0	0	0
MSB	1	0	1	1

另解： $Y=A \odot \bar{B} \odot C=A \oplus B \oplus C$ 。

- (A) $Y=A+B+\bar{A}\bar{B}=\bar{A} \cdot \bar{B}+\bar{A}+B=\bar{A}(\bar{B}+1)+B=\bar{A}+B=\bar{A}\bar{B}$ 。

(B) $Y=A+B+\bar{A}\bar{B}=\bar{A}+\bar{B} \cdot \bar{A}\bar{B}=(A+B) \cdot (\bar{A}+\bar{B})=A\bar{A}+\bar{A}B+A\bar{B}+B\bar{B}=\bar{A}\bar{B}+\bar{A}B=A \oplus B$ 。

(C) $Y=(A+B) \cdot (\bar{A}+\bar{B})=A\bar{A}+\bar{A}B+A\bar{B}+B\bar{B}=\bar{A}\bar{B}+\bar{A}B=A \oplus B$ 。

(D) $Y=(\bar{A}+B) \cdot (A+\bar{B})=(\bar{A}+B)+(\bar{A}+\bar{B})=(\bar{A} \cdot \bar{B})+(\bar{A} \cdot \bar{B})=\bar{A}\bar{B}+\bar{A}\bar{B}=A \oplus B$ 。
- 當 $S_3=0$ 時，上方 74138 致能， Y_0-Y_7 可依 $S_2S_1S_0$ 進行解碼；
 下方 74138 禁能， Y_0-Y_7 均為輸出“H”。

當 $S_3=1$ 時，上方 74138 禁能， Y_0-Y_7 均為輸出“H”；
 下方 74138 致能， Y_0-Y_7 可依 $S_2S_1S_0$ 進行解碼。

$$F_{1(S_3, S_2, S_1, S_0)} = \overline{(S_3 S_2 S_1 S_0)} \cdot \overline{(S_3 S_2 S_1 S_0)} \cdot \overline{(S_3 S_2 S_1 S_0)} \cdot \overline{(S_3 S_2 S_1 S_0)}$$

$$= \bar{S}_3 \bar{S}_2 \bar{S}_1 \bar{S}_0 + \bar{S}_3 \bar{S}_2 \bar{S}_1 S_0 + \bar{S}_3 \bar{S}_2 S_1 \bar{S}_0 + \bar{S}_3 S_2 \bar{S}_1 \bar{S}_0 = \Sigma(1, 5, 9, 12)$$

$$F_{2(S_3, S_2, S_1, S_0)} = \overline{(S_3 S_2 S_1 S_0)} \cdot \overline{(S_3 S_2 S_1 S_0)} \cdot \overline{(S_3 S_2 S_1 S_0)} \cdot (S_3 S_2 S_1 S_0)$$

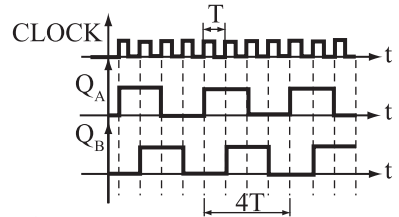
$$= \bar{S}_3 \bar{S}_2 \bar{S}_1 S_0 + \bar{S}_3 \bar{S}_2 S_1 S_0 + \bar{S}_3 S_2 \bar{S}_1 S_0 + S_3 \bar{S}_2 \bar{S}_1 S_0 = \Sigma(0, 7, 8, 15)$$
- $\because 256=2^8, \therefore$ 最少需取用 8 個正反器 \Rightarrow 電路最小總延遲時間 $T_{\min}=8 \times 10\text{ns}=80\text{ns}$ ，
 因此電路最大工作頻率 $f_{\max}=\frac{1}{T_{\min}}=\frac{1}{80\text{ns}}=12.5\text{MHz}$ 。
- (1) 電路中右邊三個 D 型正反器構成獨立的強生計數器，計數模數 $=2 \times 3=6$ ，因此 $Q_2Q_1Q_0$ 之輸出真值表如右：
 由題意輸出 $Q_4Q_3Q_2Q_1Q_0=10001$ 時(後三位為 $001=Q_2Q_1Q_0$)，則往前回推 7 個 CLK 之初始狀態 $Q_2Q_1Q_0=011$ 。

CLK	Q_2	Q_1	Q_0
1	1	1	1
2	0	1	1
3	0	0	1
4	0	0	0
5	1	0	0
6	1	1	0
1	1	1	1
2	0	1	1
3	0	0	1

(2) 至於電路中左邊二個 D 型正反器之輸出 Q_4 及 Q_3 均與 $\overline{Q_2}$ 相關 (即 $\overline{Q_2} \rightarrow Q_4, Q_4 \rightarrow Q_3$)，電路僅需 2 個 CLK 的作用即可將 $\overline{Q_2}$ 的狀態傳遞給 Q_4 及 Q_3 ，至於 2 個 CLK 之前的 Q_4 及 Q_3 值可為任意狀態。(即此電路之初始狀態可為 00011 或 01011 或 10011 或 11011)

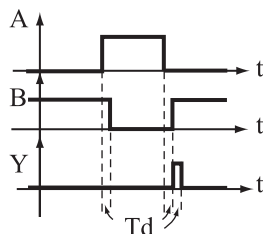
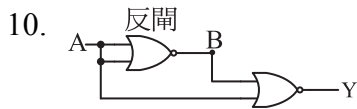
8. $\because \frac{10M}{2M} = 5, \therefore$ 須設計為除 5 非同步計數器 $\Rightarrow 5 = 101_{(2)} = Q_2Q_1Q_0$ 需使計數器歸 0。
 $\therefore A_2A_1A_0 = Q_2\overline{Q_1}Q_0$ ，即當 $Q_2Q_1Q_0=101$ ，而 $A_2A_1A_0=111$ 時，使 NAND 閘輸出 0，將計數器歸 0。

9. 如圖為強生計數器，計數模數為 $2 \times 2 = 4$ ，其輸出時序波形如右：



(1) Q_A 及 Q_B 之輸出頻率均為 $\frac{f_{in}}{4} = \frac{60}{4} = 15 \text{ Hz}$ 。

(2) Q_A 及 Q_B 輸出波形中，準位‘1’的時間均占一個週期的 50%。

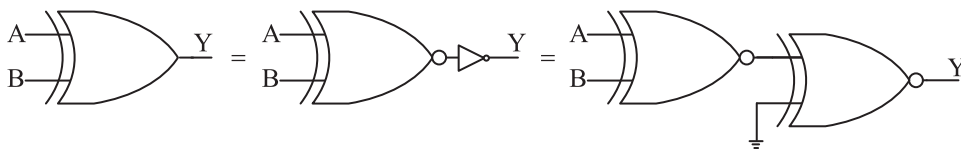


A 輸入由 0→1 時，輸出 Y 沒有反應。而當 A 輸入由 1→0 時，輸出 Y 會在延遲 T_d 時間後準位變為 1，再維持 T_d 時間後回到準位 0。

資電類專業科目(二)—數位邏輯實習

1. 確認電源切斷後，可視為甲類火災，可以使用水撲滅。
2. 示波器之主要功能為量測信號之波形、振幅、頻率、週期等參數，且大多數示波器僅提供一組 5V，1 kHz 固定電壓及頻率的方波測試信號源，並無法提供任意頻率的時脈信號。

3. 互斥或閘 XOR



\therefore 要實現 2 個獨立的雙輸入互斥或閘可用一顆內含 4 個反互斥或閘的 74266IC 來完成。

4. $A=X=9$ 之電路分析：

CLK	現態							次態			
	B_0	B_1	B_2	B_3	B	A	$F_{A>B}$	B_0	B_1	B_2	B_3
初始	0	0	0	0	0	9	1	1	0	0	0
1	1	0	0	0	1	9	1	1	1	0	0
2	1	1	0	0	3	9	1	1	1	1	0
3	1	1	1	0	7	9	1	1	1	1	1
4	1	1	1	1	15	9	0	0	1	1	1
5	0	1	1	1	14	9	0	0	0	1	1

A=X=5 之電路分析：

CLK	現態							次態			
	B ₀	B ₁	B ₂	B ₃	B	A	F _{A>B}	B ₀	B ₁	B ₂	B ₃
初始	0	0	0	0	0	5	1	1	0	0	0
1	1	0	0	0	1	5	1	1	1	0	0
2	1	1	0	0	3	5	1	1	1	1	0
3	1	1	1	0	7	5	0	0	1	1	1
4	0	1	1	1	14	5	0	0	0	1	1
5	0	0	1	1	12	5	0	0	0	0	1

5. 被加數：A₄A₃A₂A₁ 加數：B₄B₃B₂B₁ 前級進位：C_{in} } 共16支接腳。
 和 ：S₄S₃S₂S₁ 進位：C_{out} 電源 ：V_{CC}、GND

6. ∵ C₀=1, ∴ 四個互斥或閘當成反閘使用
 ⇒ B₄B₃B₂B₁ = $\overline{X_4} \overline{X_3} \overline{X_2} \overline{X_1} = \overline{0111} = 1000$,
 又 A₄A₃A₂A₁ = 0100, C_{in} = C₀ = 1, C₁ = C_{out},
 故 C₁=0, S₄S₃S₂S₁=1101。

74LS83功能

$$\begin{array}{r} A_4 A_3 A_2 A_1 \quad \quad \quad 0100 \\ B_4 B_3 B_2 B_1 \quad \quad \quad 1000 \\ + \quad \quad \quad C_{in} \quad \quad \quad 1 \\ \hline C_{out} S_4 S_3 S_2 S_1 \quad \quad 01101 \end{array}$$

7. 74LS138 真值表如下：

C	B	A	Y ₀	Y ₁	Y ₂	Y ₃	Y ₄	Y ₅	Y ₆	Y ₇
0	0	0	0	1	1	1	1	1	1	1
0	0	1	1	0	1	1	1	1	1	1
0	1	0	1	1	0	1	1	1	1	1
0	1	1	1	1	1	0	1	1	1	1
1	0	0	1	1	1	1	0	1	1	1
1	0	1	1	1	1	1	1	0	1	1
1	1	0	1	1	1	1	1	1	0	1
1	1	1	1	1	1	1	1	1	1	0

故當 CBA=111 時，只有 Y₇ 輸出為 0，所以僅 LED₇ 為亮的狀態。

8. 電路真值表如下：

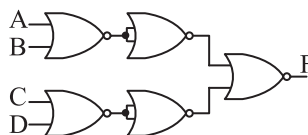
選擇線

B	C	A	F
0	0	0	I ₀ =0
0	0	1	0
0	1	0	I ₁ =A
0	1	1	1
1	0	0	I ₂ = \overline{A}
1	0	1	0
1	1	0	I ₃ =1
1	1	1	1

F	BC		A	
	00	01	11	10
0	0	0	1	1
1	0	1	1	0

∴ F = AC + $\overline{A}B$ 。

9. $F = \overline{A+B+C+D} = \overline{(A+B)} + \overline{(C+D)}$ 。



10. 4個D型正反器構成4位元之環形計數器，其輸出狀態依序為 1000 → 0100 → 0010 → 0001
 (左邊為LSB，右邊為MSB)

∴ 七段顯示器之顯示數字依序為 1 → 2 → 4 → 8。